

40G/100G 이더넷 기술 및 표준화 동향

Technology and Standardization Trend of 40G/100G Ethernet

광통신기술 특집

신종윤 (J.Y. Shin)	다중전송기술팀 선임연구원
안계현 (K.H. Ahn)	다중전송기술팀 선임연구원
김승환 (S.H. Kim)	다중전송기술팀 책임연구원
김종호 (J.H. Kim)	다중전송기술팀 책임연구원
양충열 (C.Y. Yang)	다중전송기술팀 책임연구원
고제수 (J.S. Ko)	다중전송기술팀 팀장

목 차

-
- I . 서론
 - II . 40G/100G 이더넷 표준화 동향
 - III . 40G/100G 이더넷 기술
 - IV . 결론

* 본 연구는 지식경제부 및 정보통신연구진흥원의 IT 핵심기술 개발사업의 일환으로 수행하였음. [2008-F017-01, 100 Gbps급 이더넷 및 광전송 기술 개발]

최근 높은 대역폭을 요구하는 애플리케이션이 증가하면서 10G 이더넷이 활발히 도입되고 있으나, 트래픽의 집중화가 계속 진행되고 있어서 더욱 큰 대역폭을 제공할 수 있는 100G급 이더넷 기술이 요구되고 있다. 100G 이더넷은 단거리 서버 환경을 지원하는 40G 이더넷과 함께 IEEE 802.3에서 표준화를 진행하고 있으며 2010년 완료를 목표로 하고 있다. 그리고 ITU-T SG15에서는 100G급 OTN 신호에 대한 논의가 활발히 진행되고 있다. 본 고에서는 40G/100G 이더넷 표준화 동향과 이슈들에 대해 살펴보고, 관련 MAC/PHY 기술과 OTN 전송 기술에 대해 살펴 본다.

I. 서론

1970년대 이더넷이 처음 등장한 이래, 1980년대 중반 10 Mbps 이더넷이 개발되었으며, 이후 고속화가 진전되어 1990년대 100 Mbps LAN과 기가비트 이더넷이 발표되었다. 2000년에는 IEEE 802.3ba TF가 발족되어 2년 후 10G 이더넷 표준을 완성하여 고속화와 더불어 다양한 PHY 방식을 지원함으로써 WAN 영역까지 그 응용 범위를 넓히고 있다[1].

최근 높은 대역폭을 요구하는 애플리케이션이 증가하면서 10G 이더넷 도입이 급증하고 있으나, 급격히 증가하고 있는 트래픽을 집성하기 위한 더욱 큰 대역폭을 제공할 수 있는 기술이 (그림 1)과 같이 요구되고 있다[2]. 또한 고성능 컴퓨팅, 서버, 데이터 센터, 기업 네트워크, 인터넷 교환 센터 등과 같은 데이터 트래픽이 집중되는 지점에서의 대역폭 요구를 충족시키기 위해서는 이를 지원할 수 있는 대용량 이더넷 기술이 요구되고 있다.

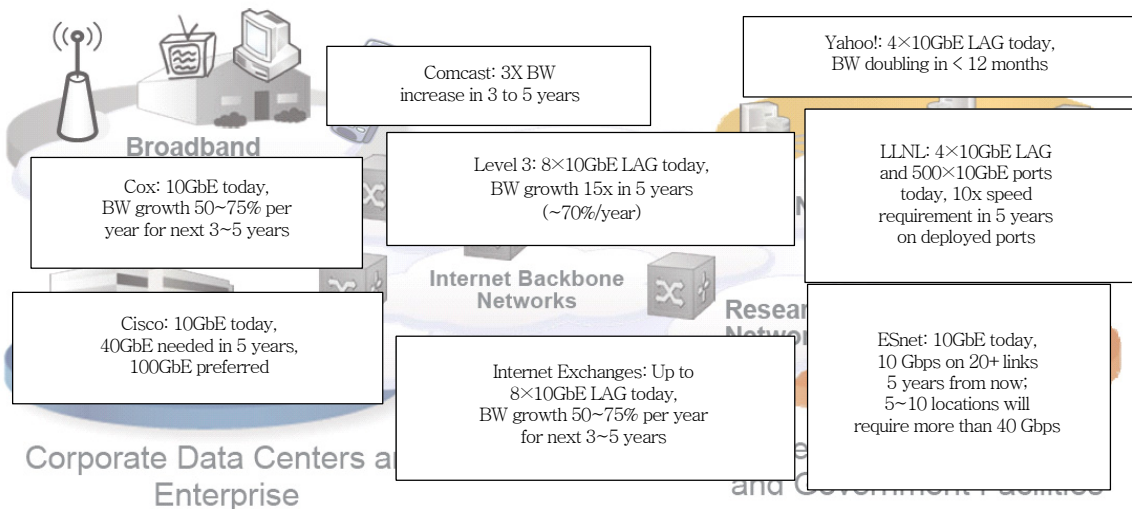
이러한 요구에 따라 IEEE 802.3에서는 2006년 HSSG를 조직하여 100G 이더넷 표준화를 추진하였으며, 2007년 11월 TF를 결성하여 40G 이더넷

과 동시에 100G 이더넷 표준화를 함께 진행하기로 하였다. 40G 이더넷은 단거리 서버 환경을 지원하는 용도로 100G 이더넷과 함께 표준화하기로 하였다. 2010년 중반까지 완성을 목표로, IEEE 802.3ba에서는 MAC/PHY 기술, ITU-T SG15에서는 이더넷 수용을 위한 NG-OTN 전송 기술, OIF에서는 인터페이스 기술에 대해 표준 작업을 전개하고 있다[3].

40G/100G 이더넷은 기존 802.3 MAC과 이더넷 프레임 구조를 그대로 유지하고 OTN과의 연동이 가능하도록 하며, 가상 선로 개념을 사용하여 대용량 트래픽을 효과적으로 분배하도록 하는 특징을 가지고 있다. 이제 2~3년 후에 등장할 100G급 이더넷 시장에서의 우위를 확보하기 위한 칩 벤더 및 시스템 벤더의 기술 경쟁이 본격적으로 시작되고 있다.

본 고에서는 IEEE 802.3ba에서의 40G/100G 이더넷 표준화 활동과 ITU-T SG15에서의 OTN과 40G/100G 이더넷 접속을 위한 표준화 이슈들에 대하여 살펴 본다. 그리고 40G/100G 이더넷의 MAC/PHY 계층구조, MAC/PCS 기술, PMA/XLAUI/CAUI 기술 및 백플레인 기술에 대해 살펴 본다.

Consumer Broadband Access



(그림 1) 현재의 대역폭과 증가 예측[2]

II. 40G/100G 이더넷 표준화 동향

1. IEEE 802.3에서의 표준화

IEEE 802.3.ba TF는 2008년 10월에 40G/100G 이더넷 기본 사양을 정리한 Draft 1.0을 작성하였으며, 이에 대한 의견 수렴 및 수정을 진행하고 있다. 2010년 5월 최종 표준 확정을 목표로 매 회의마다 약 120여 명이 참석하여 IEEE 802.3 활동 그룹들 중에서 가장 활발한 표준화 작업을 진행하고 있다.

본래 HSSG는 단지 100G 이더넷만을 계획하였으나 초고속 이더넷을 요구하는 애플리케이션들이 어느 하나의 속도만으로는 원활한 서비스가 제공될 수 없다는 산업체 피드백에 따라 계획을 변경했다.

이에 따라 IEEE 802.3ba는 컴퓨팅과 서버 쪽에 중점을 두고 있는 40G 이더넷과 네트워크 어그리게이션(aggregation)에 초점을 맞춘 100G 이더넷의 두 가지 속도를 지원할 예정이다.

40G 이더넷은 고밀도 서버(blade server)와 같은 백플레인 환경을 지원하기 위한 1 m 이내의 백플레인 연결에서부터 10 m 이내의 동축 케이블, 100 m 이내의 OM3 MMF, 10 km 이내의 SMF를 지원하며, 100G 이더넷은 10 m 이내의 동축 케이블과 100 m 이내의 OM3 MMF, 10 km 이내의 SMF, 40 km 이내의 SMF를 지원한다.

802.3ba TF에서 추진하는 40G/100G 이더넷 MAC/PHY 기술의 표준화 목표는 다음과 같다.

- Full-Duplex 방식만을 지원한다.
- 802.3 MAC을 사용하는 이더넷 프레임 포맷을 유지한다.
- 802.3 표준이 권고한 최소 및 최대 프레임 사이즈를 준용한다.
- MAC/PLS 서비스 인터페이스에서 10^{-12} 이하

의 BER을 지원한다.

- OTN과 호환성을 제공한다.
- 40 Gb/s의 MAC 데이터율을 지원한다.
- 40 Gb/s 동작을 지원하는 다음의 물리 계층 규격을 지원한다.
 - 싱글모드 광섬유(SMF), 최대 10 km
 - 멀티모드 광섬유(MMF), 최대 100 m
 - 동축케이블 어셈블리, 최대 10 m
 - 백플레인, 최대 1 m
- 100 Gb/s의 MAC 데이터율을 지원한다.
- 100 Gb/s 동작을 지원하는 다음의 물리 계층 규격을 지원한다.
 - 싱글모드 광섬유(SMF), 최대 40 km
 - 싱글모드 광섬유(SMF), 최대 10 km
 - 멀티모드 광섬유 OM3(OM3 MMF), 최대 100 m
 - 동축케이블 어셈블리, 최대 10 m

현재 40G/100G 이더넷을 위한 기본적인 아키텍처, 인터페이스 등의 주요 사항들은 결정되었다.

아키텍처 관련 주요 이슈로는 물리적인 멀티 레인을 지원하기 위하여 PCS와 PMD 사이의 MLD 부계층을 통해 가상 레인 분산(striping)/역분산(destriping) & 비트 다중화/역다중화 하는 멀티 레인 기술을 결정하였다. 또한 10GBASE-R 64B/66B 기반의 PCS를 40G/100G에서도 사용한다.

이에 따라 MAC/PCS와 PMA/PMD 간의 전기적인 인터페이스는 40G/100 Gbps 전송 속도를 10 Gbps의 4개/10개의 레인으로 분할하고 각 레인에 대하여 64B/66B 코딩 기법을 적용하여 레인별 10.3125 Gb/s의 전송 속도로 동작시킨다.

데이터는 66 비트 블록 단위로 전기적인 레인들

● 용어해설 ●

백플레인: 인터페이스 프로세서나 카드와 데이터 버스, 또는 본체 내의 전원 공급용 버스 사이에 존재하는 물리적인 연결을 의미

● 용어해설 ●

MLD: Multi-Lane Distribution. 전체 고속 용량의 신호를 할당된 멀티 레인으로 분배하여 저속으로 데이터를 송수신하도록 지원하는 방식. 40G/100G 이더넷에서 MLD 기법은 PCS에 포함되어 64B/66B 블록을 블록 단위로 n개의 가상 레인(virtual lanes)에 Round Robin 방식으로 할당하는 기능 담당

에게 라운드 로빈(round-robin) 방식으로 배분되며, 스큐 제거를 위해 주기적인 얼라인먼트(alignment) 블록을 추가한다.

PMA는 n개의 레인으로 구성된 전기적인 인터페이스를 m개의 PMD 레인으로 대응시키는 역할을 수행한다.

전기적인 인터페이스의 레인 개수(n)과 PMD 레인의 개수(m)는 같을 필요는 없지만, MAC으로부터 전달된 데이터를 가상 레인에게 분배해야 하므로 가상 레인의 개수를 n과 m의 최소공배수로 정의해야 한다. 이에 따라 임의의 가상 레인을 통과하는 모든 데이터가 동일한 전기적인 레인과 동일한 옵티컬 레인을 통해 전달되도록 설정할 수 있다. 2008년 11월 현재까지 작성된 Draft 1.0에서는 가상 레인의 개수로는 최대 20으로 권고한다.

최근 결정된 이슈 중의 하나로는 40G 이더넷 10 km SMF PMD로서 40G Serial 기술(40GBase-LR), 2×20G SMF 기술(40GBase-LR2), 4×10G SMF 기술(40GBase-LR4)이 경합을 벌이다 2008년 9월 서울 인터림 회의에서 최종적으로 LR4 기술이 표준으로 채택되었다.

LR4 기술은 4×10G CWDM 기술로서 Finisar의 주도로 Cisco, Broadcom, Alcatel-Lucent 등 주요 시스템 업체와의 공조를 통한 현재 사용 가능한 모듈을 이용한 제품 개발의 가능성을 앞세워 최종적으로 채택되었다.

한편 40G Serial 기술인 40GBase-LR은 일본 업체의 주도 하에 향후 기술 개발 이후 가격 경쟁력이 가능한 시리얼 기술인 점을 앞세워 상당한 지지를 받았으나, 최종적으로 표준화 일정의 지연에 대한 부담으로 표준화를 포기하였다.

2. ITU-T SG15에서의 표준화

가. 표준화 배경

광섬유를 전송 매체로 하는 광전송 분야에서는 1980년대에 도입된 SDH 광전송 방식이 지금까지도 널리 사용되고 있다. 이러한 광전송 방식은 전통적으로

음성신호 전달에 최적화되어 발전하여 왔기 때문에 데이터 신호를 전송하는 측면에서는 효율이 떨어지는 단점이 있었다. 이를 극복하기 위하여 GFP/VCAT 등의 새로운 개념을 도입한 MSPP 방식이 2000년경부터 표준화되어 현재는 대부분 MSPP 방식의 광전송 시스템이 주류를 이루고 있다.

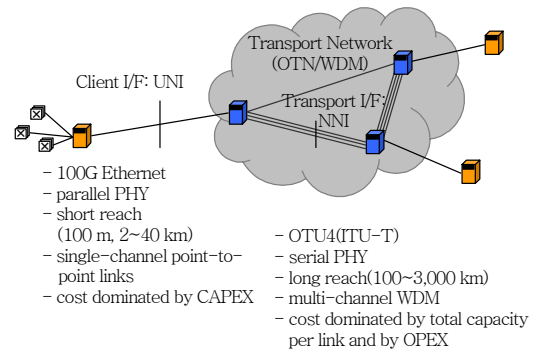
거의 같은 시기에 초고속 전송 시에 요구되는 전송 오류 성능을 개선하기 위한 FEC가 도입되었는데 이 방식이 현재의 OTN이다.

OTN은 리드-솔로몬 부호를 사용하여 전송 오류 성능을 개선한 것으로 STM-N 신호를 FEC로 “wrapping”하는 형태이다. OTN의 프레임 구조 및 전송 속도는 SDH 방식과는 완전히 다르며 현재 표준화된 OTN 신호의 최고 전송 속도는 OTU3로 약 43 Gbps 정도이다.

한편, OTN의 클라이언트 신호라 할 수 있는 이더넷 신호와 관련하여 IEEE 802.3에서 100G 이더넷까지 표준화가 진행되고 있다. 100G 이더넷 표준화 내용 중의 하나가 MLD 방식인데, (그림 2)는 100G 이더넷 신호와 광전달망 간의 접속 형태를 간단히 보여주고 있다.

40G/100G 이더넷 신호를 여러 개의 가상레인으로 나눈 후 광전달망에 접속할 경우 다시 여러 개의 물리적인 라인을 통해 병렬로 신호를 전송하는 방식이다.

이와 같은 상황을 볼 때, 광전달망의 기본 방식인 OTN에서도 OTU3 신호보다 훨씬 높은 새로운 계위의 신호, 즉 OTU4 레벨의 신호를 표준화해야 할



(그림 2) 100G 이더넷과 OTN 접속관계

필요성은 말할 필요도 없다. 현재까지 OTU4 신호에 대하여 가장 유력시되고 있는 클라이언트 신호는 다름 아닌 100G 이더넷 신호이다. 이 신호는 현재 표준화된 SDH/OTN 계위의 신호를 이용하여서는 전송할 수가 없다. 따라서, 앞으로 표준화될 OTU4 신호의 여러 가지 속성들은 반도체 소자 기술의 한계를 고려하여 전송속도를 실현 가능한 수준으로 낮추면서 40G/100G 이더넷 신호 및 예상되는 새로운 클라이언트 신호들을 효과적으로 수용하는 쪽으로 진행될 것으로 예상된다.

나. 표준화 이슈들

현재 ITU-T에서도 OTU4급 신호에 대한 논의가 활발히 진행되고 있다. 주요 논의 사항은 OTN에서 수용하여야 할 클라이언트 신호와 이들 신호를 매핑하는 방식, 각 신호들을 효율적으로 다중화하기 위한 다중화 계위(hierarchy) 그리고 각 계위 신호들의 전송 속도 등이다.

1) 클라이언트 신호들

광전달망의 기본 기능은 다양한 종류의 클라이언트를 수용하여 전달해주는 것이라 할 수 있다. 현재 논의되고 있는 클라이언트 신호들은 기존의 SDH 신호들뿐만 아니라 다양한 형태의 패킷 신호들을 총망라하고 있다.

- Sub-ODU1

OTN의 표준은 최소 단위가 2.5 Gbps급이므로 2.5 Gbps 이하의 신호들을 OTN을 통하여 전송하는 것은 비효율적이다. 이런 문제점을 해결하고자 sub-ODU1에 대한 여러 가지 안들이 제시되고 있다. 주요 대상은 1G 이더넷 신호이다.

- 10G/40G 이더넷 신호

OTN은 초기에 SDH 신호를 주 대상으로 하였고, 이더넷 신호는 GFP 방식으로 매핑하여 전송하는 것을 기본으로 하였으나 이더넷 신호를 “bit-transparent” 하게 전송하기 위한 방법으로 이미 G.sup43에 오버

클럭킹(overclocking) 방식, 즉 전송속도를 약간 높여 이를 수용하는 방법이 비표준으로 정리되어 있다 [4]. 또 다른 방법으로는 변환 부호화(transcoding)를 하여 이더넷의 속도를 ODU 속도에 맞추어 전송하는 방법도 논의되고 있다.

이외에도 HD-SDI 등의 영상신호, FC, ESCON, DVB-ASI 등이 클라이언트 신호로 언급되고 있다.

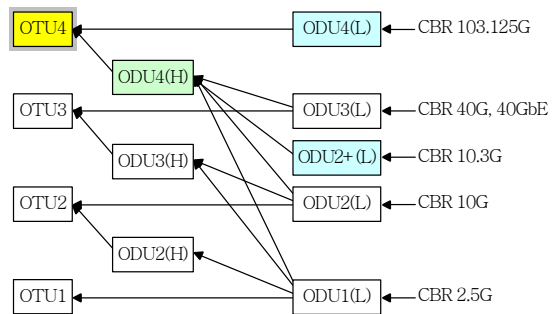
2) 매핑 방식

이처럼 다양한 클라이언트 신호들을 ODU 신호에 매핑하는 방법도 논의되고 있는데 크게 BMP, AMP, GMP 방식으로 나눌 수 있다. GMP 방식은 ITU-T G.709 Study Point 13[5]에서 시작된 것으로 그 취지는 다양한 전송속도를 가지는 CBR 신호를 투명하게 전달해 보자는 것으로 sigma-delta 방식을 이용하여 임의의 전송속도를 가지는 CBR 신호를 ODU 신호에 매핑하는 한가지 방법이다.

3) 다중화 계위

OTN이 수용하여야 할 신호의 종류가 기존의 SDH 신호 및 1G 이더넷을 수용하기 위한 sub-ODU1부터 100G 이더넷을 수용하기 위한 ODU4까지 다양해지고 있다.

이러한 모든 클라이언트 신호들을 OTN 계위에 모두 수용하려면 OTN 계위가 점점 복잡해질 것이라는 것은 분명하다. OTN 계위를 정하는 것은 단순히 여러 종류의 클라이언트 신호를 수용하는 것뿐만 아니라 향후 OTN 내에서의 신호 스위칭이나 그룹핑 등에 많은 영향을 끼치고 결과적으로 각 계위 신



(그림 3) OTN 계위

호의 전송 속도까지도 결정짓게 되는 중요한 요소 중의 하나이다.

100G 이더넷 신호를 수용하는 경우를 주로 본다면(그림 3)과 같은 계위를 그려볼 수 있다.

(그림 3)은 기본적인 계위 형태로 최근 논의되고 있는 상황을 볼 때, 표준화될 계위는(그림 3) 보다는 좀더 복잡한 형태를 띠 것으로 예상된다.

4) 전송 속도

전통적으로 다중화 계위에 따른다면 OTU4 신호는 OTU3 신호를 4배 정도한 160G 정도를 예상할 수 있지만 현재의 반도체 기술이나 디바이스 등의 제작에 대하여 너무 높은 기술수준을 요구하게 된다. 또한 앞으로의 전송수요는 데이터 전송수요가 압도적일 것이기 때문에 기존의 계위가 큰 의미가 없을 수 있다. 이러한 사항으로 OTU4의 전송속도는 112 Gbps급 이하에서 결정되었으며 OIF에 제시한 전송 속도는 다음과 같다[3],[6].

$$255/227 \times 40 \times 2.48832$$

$$= 111.8099736 \text{ Gbit/s} \pm 20 \text{ ppm}$$

Ⅲ. 40G/100G 이더넷 기술

1. MAC/PHY 계층 구조

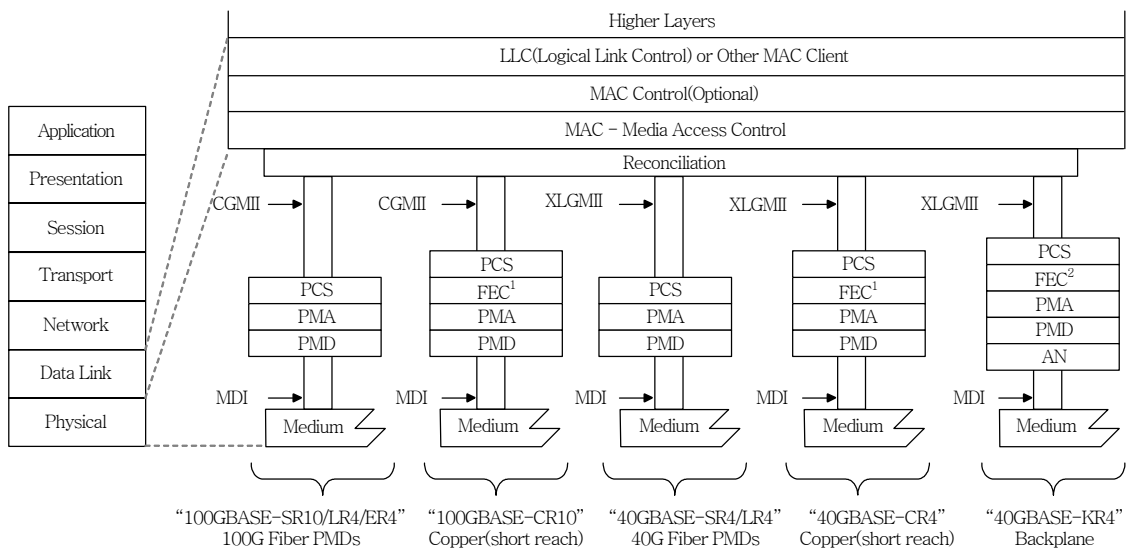
IEEE 802.3ba Draft 1.0[6]에서 정한 40G/100G 이더넷 종류와 계층 구조는(그림 4)와 같다.

MAC을 포함한 상위 계층은 모든 40G/100G 이더넷 구조에서 공통적으로 사용되며, 이들이 수행하는 기능 및 구조는 명시된 변경 사항이 있는 경우를 제외하고는 10G 이더넷의 기능 및 구조에 근거한다. 또한, 속도 증가에 따라 타이밍과 관련된 파라미터들이 변경될 수 있다.

속도와 미디어 종류, 사용하는 레인 또는 파장 개수에 따라 40G/100G 이더넷 PHY를 지칭하는 명명법은 <표 1>과 같이 분류할 수 있다. 모든 종류에서 공통적으로 64B/66B 블록코딩을 사용한다.

2. MAC/PCS 기술

MAC 기술은 기존의 이더넷 표준인 IEEE 802.3z 표준을 따르며, PCS 기술은 현재 진행중인 IEEE



Note: 1. CR4 & CR10 may use optional FEC, 2. Optional

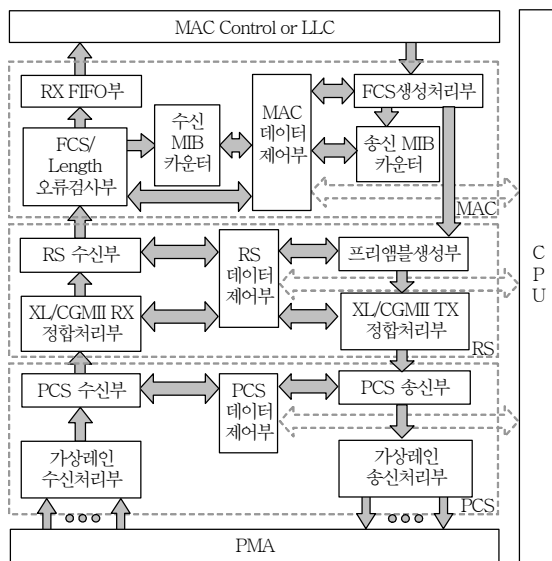
(그림 4) 40G/100G 이더넷 계층 구조

〈표 1〉 40G/100G 이더넷의 PHY 종류[7]

PHY Description	Port Type
40G Backplane PHY	40GBASE-KR4
40G Cable Assembly PHY	40GBASE-CR4
100G Cable Assembly PHY	100GBASE-CR10
40G MMF 100 m PHY(Ribbon)	40GBASE-SR4
100G MMF 100 m PHY(Ribbon)	100GBASE-SR10
40G SMF 10 km PHY	40GBASE-LR4
100G SMF 10 km PHY	100GBASE-LR4
100G SMF 40 km PHY	100GBASE-ER4

802.3ba에서의 MLD 기술이 포함된 표준을 따른다. MAC부터 PCS까지를 본 절에서는 MAC 제어기라는 하나의 설계 형태로 정의하기로 한다.

(그림 5)는 40G/100G 이더넷 MAC 제어기의 기능 구성도를 나타내었다. MAC 부계층은 MAC control 부계층이나 LLC 계층을 상위 계층으로 하고, RS를 하위 계층으로 한다. 송신방향인 MAC control 부계층으로부터 데이터 프레임, OAM 프레임, MAC 제어 프레임 등 세 가지 종류의 전송 프레임을 받을 수 있고, 이를 이더넷 프레임으로 encapsulation하여 RS로 전달하고, 수신방향으로는 RS로부터 전달된 이더넷 프레임을 분석하여 에러가 없는 프레임에 한하여 상위 계층에 수신 프레임을 보낸다.



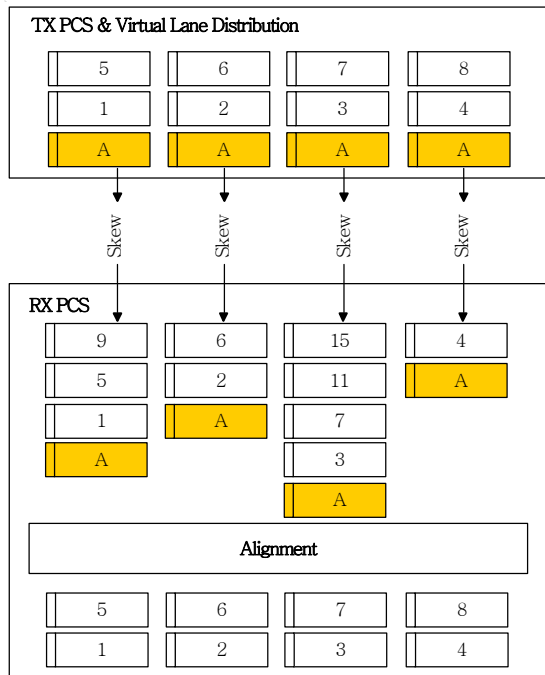
(그림 5) 40G/100G 이더넷 MAC 제어기 기능 구성도

다. 이때 상위로 전달되는 수신 이더넷 프레임은 전송한 세 가지 종류의 프레임으로 구성될 수 있다.

RS는 상위로 MAC 부계층과 전송한 바와 같이 접합하고, 하위 계층으로는 PCS와 접합된다. 이때 PCS와의 접합은 표준에서 제정된 XLGMII(40G MII) 및 CGMII(100G MII) 인터페이스를 따른다. 두 종류의 인터페이스는 현재 64 비트 데이터 폭을 가지고, 동작 클럭은 40G 이더넷에서는 625 MHz가, 100G 이더넷에서는 1.5625 GHz를 사용할 수 있다.

PCS는 상위로는 RS를, 하위로는 PMA와 접합하여야 하며 이때 PMA와의 인터페이스는 40G 이더넷에서는 XLAUI가, 100G 이더넷에서는 CAUI가 사용된다.

PCS 기술은 기존 10G급 이하 이더넷 기술에서 사용하는 일반적인 형태에 MLD라는 부가적인 기술을 필요로 한다. MLD는 향후 몇 년간 광 선로 기술이 40G/100G 이더넷을 한 개의 광 선로를 이용할 수 없는 기술적 한계성 때문에 표준으로 제안된 기술로서 (그림 6)에 40GE PCS에서의 MLD 기능을 도시한다.



(그림 6) 40GE PCS에서 MLD 기능

MLD의 가장 중요한 개념은 가상 레인(virtual lane)으로, 이는 40G 이더넷의 형태로 구성된 MAC 프레임을 64B/66B 형태로 PCS TX단에서 처리 후, 이를 (그림 6)에서와 같이 4개의 레인으로 나눈 후 PCS RX단에서 다시 정렬하여 원래의 MAC 프레임 형태로 복원하기 위해 제안된 기술이다.

각 레인은 각각 다른 경로를 갖기 때문에 그림에서와 같은 스큐가 발생할 수 있고, 이러한 스큐 보상을 위하여 그림의 A(alignment key) 블록과 같은 특별한 블록을 필요로 하고 이를 TX단에서는 주기적으로 삽입하여 보내주고, RX단에서는 정렬(alignment)을 수행하여 스큐를 보상하면, 이후 분산된 프레임을 하나의 프레임으로 재조립시 원래의 프레임을 복원할 수 있다.

3. PMA/XLAUI/CAUI 기술

(그림 4)에 도시한 40G/100G 이더넷의 계층 구조에서 일반적인 PMA는 PCS 또는 FEC와 PMD 사이에 위치한다.

하지만, MAC 칩과 PHY 칩을 시스템에 사용하다 보면, 두 개의 칩 간에 40G급 이상의 고속 신호 인터페이스가 필요하다. 이를 위해서 PMA와 PMA

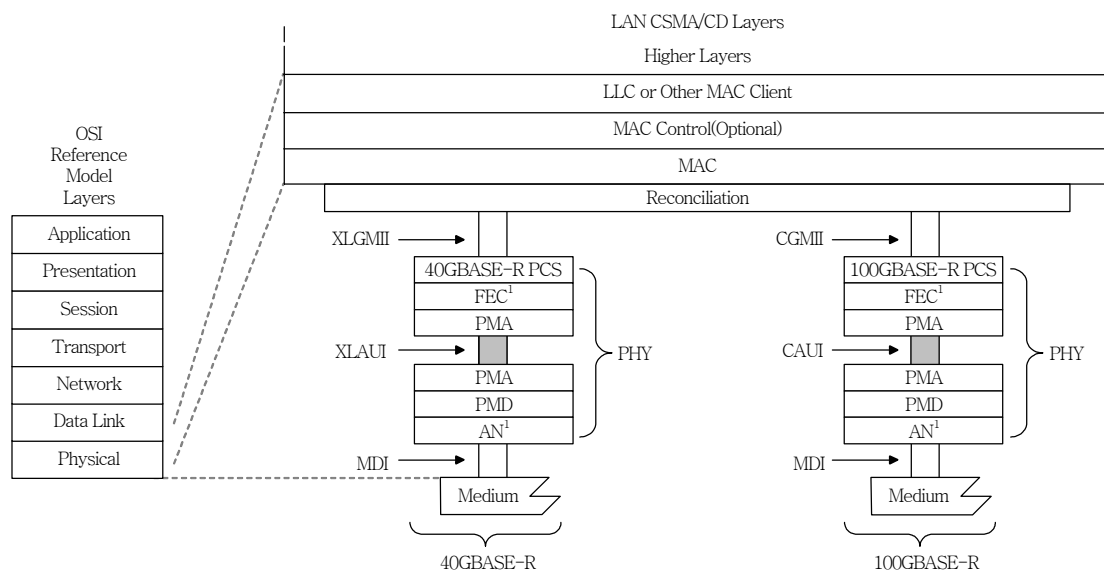
간의 인터페이스로 40G 이더넷에서는 10G급 4개의 물리적 레인으로 구성된 XLAUI를, 100G 이더넷에서는 10G급 10개의 물리적 레인으로 구성된 CAUI를 정의하였다. 따라서 기존 10G 이더넷에서는 XAUI라는 별도의 서브계층이 있던 것과는 달리 40G/100G 이더넷에서는 (그림 7)과 같이 PMA와 PMA 사이의 인터페이스를 xAUI라 정의한다. (40G 이더넷에서 x는 XL, 100G 이더넷에서 x는 C)

또한 (그림 8)과 같이 40G/100G 이더넷에서는 PMA가 여러 개로 분리될 수 있어 PMA를 제어하기 위해서 각 A, B, C, D 번호를 할당하게 되었다.

이러한 여러 개의 PMA의 일반 기능은 다음과 같다.

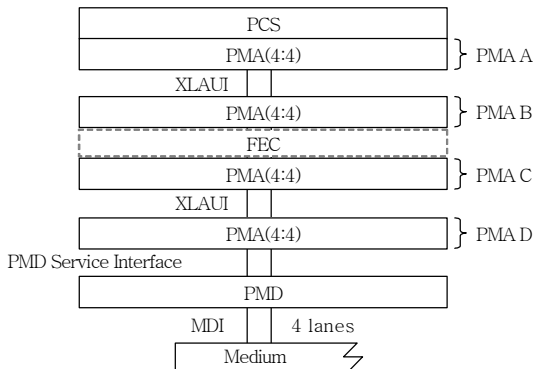
- 입력 레인 당 클럭 및 데이터 복원 기능
- 비트 레벨 다중화 또는 기어박스 기능
- 클럭 생성 기능
- 신호 드라이빙 기능
- 루프백 기능 옵션
- 테스트 패턴 생성 및 감지 기능
- 수신단의 링크 상태 정보제공 기능

PMA에서는 전기적으로나 광학적으로나 최대 스큐를 위한 재정렬을 수행하지 않는다. 하지만 wander(wander)를 허용할 수 있는 FIFO를 내장할 수도 있다.

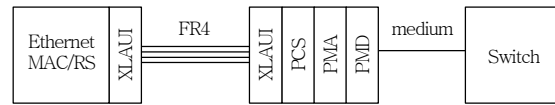


Note: 1. Optional

(그림 7) xAUI를 고려한 40G/100G 이더넷 계층 구조(x = XL for 40GE, C for 100GbE)



(그림 8) 40G 이더넷의 분리된 PMA 계층 구조 예



(그림 9) 40G PHY 구성



(그림 10) 40G 4 레인 백플레인 구성

4. 이더넷 백플레인 기술

IEEE 802.3ba에서 정하고 있는 40 Gb/s 백플레인 이더넷(40GBASE-KR4)은 4 레인 동작을 위하여 다음 변경사항을 제외하고는 기본적으로 10GBASE-KR을 따른다[8].

- AN(양 송수신 단말을 자동으로 구성하여 링크 상대간 정보 교환을 제공하는 필수적 역할)
- FEC(데이터 전송시 순방향에러 보정 기능을 제공)

백플레인 이더넷 PHY 조건은 두 개의 커넥터 및 저가 소재를 이용해 FR4의 40인치 PCB 백플레인을 지원하기 위하여 PCB 상의 두 개의 커넥터 간 임피던스 트레이스(100 ohm)를 만족하도록 설계되어야 한다.

IEEE 802.3ba 백플레인 이더넷은 4개의 PHY 타입으로 구성된다.

- 1000BASE-KX: 1 레인 1 Gb/s PHY
- 10GBASE-KX4: 4 레인 10 Gb/s PHY
- 10GBASE-KR: 1 레인 10 Gb/s PHY
- 40GBASE-KR4: 4 레인 10 Gb/s PHY

(그림 9)에 802.3ba 표준에 따른 40G PHY 구성 예를 나타내었다.

40G 표준기반 백플레인 이더넷의 예로써 PICMG 가 모듈러 네트워킹 및 컴퓨팅 새시(ATCA)의 폼팩터(form factor), 데이터 플레인 상호연결, 코어기능을 정의하였다[9]. 또한 데이터 플레인에 이용할 수

있도록 이더넷 PHY 표준의 변형을 정의하였다.

40GBASE-KR4를 관리하는 기술은 다음과 같으며 10GBASE-KR을 4 레인에 맞도록 보완 적용한다.

- 64B/66B 블록 코딩
- 시동 프로토콜
- 신호속도 10.3125 Gb/s
- 전기적 특성
- 시험방법 및 절차

(그림 10)에 나타난 바와 같이 40GBASE 백플레인 이더넷 구조는 10 Gb/s 4 레인으로 설계되고 동작한다. 백플레인 채널 특성은 신호 대 속도, 백플레인 설계, 비용효과적 재질의 이용률을 최적화하도록 설계되어야 한다.

5. OTN의 이더넷 호환성 기술

과거 IEEE 802.3에서 10G 이더넷 신호를 정의할 때에는 ITU-T SG15에서는 SDH 신호와의 호환성을 강조하였으며, 이에 따라 10GBASE-W라는 복잡한 신호가 정의되었다.

IEEE 802.3ba TF에서 40G 이더넷 신호 정의에 합의하였으나, 현재 ITU-T에서 이미 40G급 신호로 OTN 신호인 OTU3를 정의하고 있어, 이들 신호간의 상호 호환성 문제가 대두되었다. 즉, OTU3의 페이로드 영역은 $40.150519 \text{ Gb/s} \pm 20 \text{ ppm}$ ($=238/236 \times 39.81312 \text{ Gb/s}$)이나, 40G 이더넷의 비트율은 $41.25 \text{ Gb/s} \pm 100 \text{ ppm}$ 이기 때문에 온전히 40G

〈표 2〉 40G/100G 이더넷의 64B/66B 블록 포맷

Input Data	Sync	Block Payload									
Bit Position	01	65									
Data Block Format	01	D ₀	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇		
Control Block Formats		Block Type Field									
C ₀ C ₁ C ₂ C ₃ C ₄ C ₅ C ₆ C ₇	10	0x1e	C ₀	C ₁	C ₂	C ₃	C ₄	C ₅	C ₆	C ₇	
S ₀ D ₁ D ₂ D ₃ D ₄ D ₅ D ₆ D ₇	10	0x78	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇		
O ₀ D ₁ D ₂ D ₃ D ₄ D ₅ D ₆ D ₇	10	0x4b	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇		
T ₀ C ₁ C ₂ C ₃ C ₄ C ₅ C ₆ C ₇	10	0x87		C ₁	C ₂	C ₃	C ₄	C ₅	C ₆	C ₇	
D ₀ T ₁ C ₂ C ₃ C ₄ C ₅ C ₆ C ₇	10	0x99	D ₀		C ₂	C ₃	C ₄	C ₅	C ₆	C ₇	
D ₀ D ₁ T ₂ C ₃ C ₄ C ₅ C ₆ C ₇	10	0xaa	D ₀	D ₁		C ₃	C ₄	C ₅	C ₆	C ₇	
D ₀ D ₁ D ₂ T ₃ C ₄ C ₅ C ₆ C ₇	10	0xb4	D ₀	D ₁	D ₂		C ₄	C ₅	C ₆	C ₇	
D ₀ D ₁ D ₂ D ₃ T ₄ C ₅ C ₆ C ₇	10	0xcc	D ₀	D ₁	D ₂	D ₃		C ₅	C ₆	C ₇	
D ₀ D ₁ D ₂ D ₃ D ₄ T ₅ C ₆ C ₇	10	0xd2	D ₀	D ₁	D ₂	D ₃	D ₄		C ₆	C ₇	
D ₀ D ₁ D ₂ D ₃ D ₄ D ₅ T ₆ C ₇	10	0xe1	D ₀	D ₁	D ₂	D ₃	D ₄	D ₅		C ₇	
D ₀ D ₁ D ₂ D ₃ D ₄ D ₅ D ₆ T ₇	10	0xff	D ₀	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆		

이더넷 신호를 OTU3 신호에 매핑할 수 없다.

이를 해결하기 위해서 ITU-T에서 40G 이더넷 변환 부호화 기술을 소개하였다. 변환 부호화 기술이란 이더넷 PCS의 64B/66B를 복호화한 후에 다시 512B/513B 또는 1024B/1027B로 부호화하는 것을 지칭한다. 이러한 변환부호화 기술을 통해서 전송 효율을 높일 수 있다.

현재 OTU3 신호에 40G 이더넷 신호를 수용하기 위해 1024B/1027B 변환부호화 기술을 사용하는 것에 의견이 모아지고 있다. 이러한 변환부호화 기술을 적용할 경우에 40G 이더넷 신호의 비트율을 $40.1171875 \text{ Gb/s} \pm 100 \text{ ppm}$ ($=1027/1024 \times 40 \text{ Gb/s}$)로 줄일 수 있다. 이렇게 줄여진 비트율을 가지는 40G 이더넷 신호를 OTU3의 페이로드 영역에 매핑하기에 충분하다.

이에 따라 궁극적으로 IEEE 802.3ba에서 수정되어야 하는 부분이 64B/66B 블록 포맷이다. 변환 부호화 시에 8 bit의 블록 타입 필드(block type field)를 4 bit로 압축하게 되기 때문이다. 4 bit로 표현할 수 있는 블록 타입이 16개 밖에 되지 않기 때문에 40G/100G 이더넷에서의 블록 타입은 가상

레인의 식별자 블록 타입을 제외한 15개 이하로 정의되어야 한다. 현재 정의된 40G/100G 이더넷의 64B/66B 블록 포맷은 <표 2>와 같다.

<표 2>에서 보듯이 11개의 블록 타입이 정의되어 있으며 이외에 블록 타입을 추가할 경우에는 ITU-T와 상호 호환성을 보장하지 못할 수 있으므로 주의를 요한다.

IV. 결론

고속의 넓은 대역폭을 요구하는 네트워크 상황이 예측됨에 따라 이를 지원할 수 있는 이더넷 기술이 요구된다. 이에 따라 IEEE 802.3ba에서는 TF를 결성하여 40G/100G 이더넷 표준화를 진행하고 있으며 2010년 완료를 목표로 하고 있다.

본 고에서는 IEEE 802.3ba에서의 40G/100G 이더넷 표준화 동향과 ITU-T SG15에서의 100G급 OTN 전송 기술 동향, 그리고 관련 핵심 기술에 대하여 살펴보았다.

앞으로 2~3년 후에 등장할 100G급 이더넷 시장에서의 우위를 확보하기 위한 칩 벤더 및 시스템 벤

더의 기술 경쟁이 본격적으로 시작되고 있다. 따라서 관련 분야의 기술 및 시장 경쟁력에서 우위를 선점하기 위해서는 100G급 이더넷 핵심기술에 대한 IPR 확보와 IEEE 802.3, ITU-T 등을 통한 지속적인 국제 표준화 참여가 필요하다.

● 용어해설 ●

ATCA: Advanced Telecommunications Computing Architecture. ATCA 플랫폼은 PICMG3.0의 표준화된 규격에 따라 시스템을 설계하여 하드웨어 설계 및 개발기간 그리고 저비용을 실현하기 위하여 인텔이 주도하고 많은 통신업체, 칩 벤더들이 호응하고 있는 국제표준의 시스템 기구물

약어 정리

AMP	Asynchronous Mapping Procedure
AN	AutoNegotiation
ATCA	Advanced Telecommunications Computing Architecture
CAUI	100 Gb/s Attachment Unit Interface
CGMII	100 Gigabit Media Independent Interface
BER	Bit Error Rate
BMP	Bit synchronous Mapping Procedure
CWDM	Coarse Wavelength Division Multiplexing
DVB-ASI	Digital Video Broadcasting-Asynchronous Serial Interface
ESCON	Enterprise Systems Connection
FC	Fiber Channel
FEC	Forward Error Correction
GFP	Generic Frame Procedure
GMI	Gigabit Media Independent Interface
GMP	Generic Mapping Procedure
HD-SDI	High Density-Serial Digital Interface
HSSG	Higher Speed Ethernet Study Group
LAN	Local Area Networks
MAC	Media Access Control
MDI	Media Dependent Interface
MDIO	Management Data Input/Output
MII	Media Independent Interface
MIMO	Multi Input Multi Output
MLD	Multi-Lane Distribution

MMF	Multi Mode Fiber
MSPP	Multi-Services Provisioning Platform
ODUk	Optical channel Data Unit-k, k=1,2,3,4
OIF	Optical Internetworking Forum
OTN	Optical Transport Network
OTUk	Optical channel Transport Unit-k, k=1,2,3,4
PCB	Printed Circuit Board
PHY	Physical Layer
PICMG	PCI Industrial Computing Manufacturer Group
PLS	Physical Signaling
PMA	Physical Medium Attachment
PMD	Physical Medium Dependent
RS	Reconciliation Sublayer
SDH	Synchronous Digital Hierarchy
SMF	Single Mode Fiber
TF	Task Force
VCAT	Virtual Concatenation
VL	Virtual Lane
WAN	Wide Area Networks
XLAUI	40 Gigabit Attachment Unit Interface
XLGMII	40 Gigabit Media Independent Interface

참고 문헌

- [1] IEEE Std 802.3an-2006, "Physical Layer and Management Parameters for 10 Gb/s Operation, Type 10GBASE-T," Sep. 2006.
- [2] Mike Bennett, "Surveying the Industry for a Higher Speed Ethernet," http://ieee802.org/3/hssg/public/sep06/bennett_02_0906.pdf, Sep. 2006.
- [3] ITU-T draft G.709 amendment 3, "Interfaces for Optical Transport Network(OTN)," Dec. 2008.
- [4] ITU-T G.Sup43, "Transport of IEEE 10G base-R in Optical Transport Networks(OTN)," Feb. 2008.
- [5] ITU-T G.709 Living List Study Point 13, Mar. 2007.
- [6] Liaison in Response to Notification of OIF Start of 100G Projects, Jeju, Sep. 2008.
- [7] http://ieee802.org/3/ba/BaselineSummary_0908.pdf, Sep. 2008.
- [8] IEEE Std 802.3ap-2007, "Ethernet Over Electrical Backplanes," Mar. 2007.
- [9] PICMG Specification Engineering Change Request 3.0-1.0-001, Jan. 2004.