

실리콘 열전소자 기술

Silicon Thermoelectric Devices

스마트 & 그린 융합부품소재기술 특집

장문규 (M. G. Jang) 전력제어소자연구팀 책임연구원

목 차

- I. 서론
- II. 열전효과
- III. 연구동향
- IV. 결론

최근 들어 나노기술의 발전에 힘입어 청정 에너지를 구현할 수 있는 열전소자 분야의 연구가 활발히 진행되고 있다. 열전소자는 태양에너지를 이용한 발전뿐만 아니라, 체열, 폐열 및 지열 등을 이용한 발전 등 응용처가 매우 다양하며, 청정 에너지를 생산할 수 있는 미래 지향적인 특성을 가진 분야라 할 수 있다. 그러나 아직까지 나노기술을 기반으로 한 고효율의 열전소자는 기초 연구수준에서 그 가능성이 일부 선행 연구를 통하여 입증된 상태이다. 본고에서는 최근 들어 나노기술의 접목으로 새로이 주목 받고 있는 열전소자의 동작 원리에 대한 간략한 소개와 특히, 실리콘을 이용한 나노기술의 접목을 통한 열전소자의 최근 연구동향에 대하여 살펴보고자 한다.

I. 서론

본고에서는 최근 청정 에너지에 대한 관심이 높아지면서 나노기술의 접목으로 주목 받고 있는 실리콘 열전소자에 대한 소개와 이 분야의 최근 연구동향에 대하여 소개하도록 하겠다. 열전소자는 온도 차이를 이용하여 열에너지를 전기에너지로 변환하거나 이와 반대로 전기에너지를 이용하여 온도 차이를 유발하는 소자를 이르는 용어이다[1],[2]. 열전 변환 효율은 무차원 지수인 ZT로 표기를 하는데, 이는 주로 물질의 전기적, 열적 특성에 의하여 결정된다. 이에 관하여서는 다음 장에서 상세히 설명하도록 하겠다. 한편, 현재까지 산업에서 널리 사용되는 열전재료는 Bi₂Te₃이며, 이 물질의 열전지수는 상온 300K에서 약 0.9~1.0 사이의 값을 가진다[3]-[9]. 이 값은 약 40년 동안 열전지수의 상한선을 나타내는 값으로 여겨져 왔다. 그러나, 최근의 회생에너지 기술에 대한 관심의 증대에 따라서, Bi₂Te₃를 이용한 다양한 응용 제품들의 개발 및 수요가 증가하고 있지만, Bi₂Te₃는 대장량의 한계 및 재료의 유해성으로 인하여 공급에 많은 제약을 가지고 있다. 따라서 열전재료적인 측면에서는 Bi₂Te₃를 대체할 새로운 우수한 물질 개발이 가장 시급한 상황이다[3].

이와는 달리, 실리콘은 지구 상에서 가장 풍부한 물질 중 하나이며, 반도체 공정을 이용한 가공 기술이 잘 발달되어 있어, 저비용 대량생산이 가능한 물질이다. 하지만, 실리콘은 열전달 특성이 매우 좋은 물질이다. 벌크 실리콘(bulk silicon)의 경우 열전도는 상온에서 약 150W/m·K에 달하며, 이로 인하여 열전지수 ZT는 0.01의 매우 낮은 값을 가진다[4],[5]. 이러한 이유로 수십 년간 실리콘은 열전소재로서는 적절하지 못한 물질로 여겨져 왔다. 그러나 최근 들어서 나노기술의 발달과 함께 실리콘을 나노선 혹은 나노

구조를 이용한 2차원 구조로 형성하면 열전도도가 급격히 감소하여, Bi₂Te₃와 비슷한 수준의 열전특성을 가질 수 있다는 결과가 여러 연구 그룹에 의하여 발표되었다[4]-[6]. 열전소자 분야에서 나노기술의 필요성을 이론적으로 예측한 사람은 Hicks와 Dresselhaus이었다. 그들은 열전소재를 벌크 구조에서 나노 구조로 제작하게 되면 열전지수가 지수함수적으로 증가하게 됨을 예측하였다[10],[11]. 이후에 많은 그룹에 의하여 실험적으로 이러한 예측을 검증하였으며, 이러한 결과를 바탕으로 최근 들어서 활발히 연구하고 있는 분야가 되었다[4]-[9],[12]-[14].

실리콘을 이용하여 열전소자를 제작하게 되면 아래와 같은 많은 이점이 존재하게 된다. 첫째는 앞서에서도 설명하였듯이 재료의 풍부함 및 제조기술의 발달로 인하여 저비용 대량생산의 구조가 가능하다는 점이다. 둘째로는 열전소자를 구현하기 위해서는 전자가 도핑된 n-type 물질과 홀이 도핑된 p-type 물질이 필요한데, 실리콘은 도핑 공정이 매우 잘 발달되어 있어서 제조하기가 매우 쉽다는 장점이 있다. 또한, 실리콘은 인체에 무해한 물질로서 열전소자를 이용한 다양한 분야의 응용이 제약 없이 가능하다는 장점도 가지고 있다.

II. 열전효과

열전효과는 1821년 독일의 Thomas Seebeck에 의하여 발견되었으며, 1950년대에 들어서 반도체 재료의 발견과 함께 산업에 널리 적용되고 있는 기술로 발전되어왔다. 열전효과에 대한 자세한 기초적인 내용은 전자통신동향분석 제23권 제6호의 “고효율 열전 소자 기술”을 참조하기 바란다.

Seebeck 효과는 식 (1)과 같이 기술된다[1],[5].

$$\alpha = \frac{\Delta V}{\Delta T} [\mu V / K] \quad (1)$$

여기서 α 는 Seebeck coefficient라 불리는 값으로 단위 온도차에서 유도되는 전압을 의미한다. 일반적으로 금속에서는 수 $\mu\text{V/K}$ 의 아주 작은 값을 가지며, 반도체에서는 수백 $\mu\text{V/K}$ 의 값을 가진다. 이 Seebeck coefficient의 값이 클수록 당연히 열전효과에 의하여 발생하는 기전력이 커지므로 좋은 열전소자가 된다. 한편, 열전소자의 분야에서는 각 물질의 열전소자의 특성을 기능하는 지표(figure of merit)로 ZT 값을 사용한다. 온도 차이가 있는 경우, 저온부의 온도가 T_L 이고 고온부의 온도가 T_H 이며, 열전효과를 위하여 사용되는 물질의 열전도도가 κ , 전기전도도가 σ 라면 ZT는 식 (2)와 같이 표현된다[1],[5].

$$ZT = \frac{\alpha^2 \sigma T}{\kappa} \quad (2)$$

여기서 T는 고온부와 저온부의 평균 온도 즉, $T=(T_H+T_L)/2$ 이다. 위의 수식에서 ZT는 Seebeck coefficient의 제곱에 비례하는 값이므로, 높은 열전효과를 위하여서는 당연히 ZT의 값이 클수록 좋은 것임을 알 수 있다. 높은 ZT를 위해서는 전기전도도가 높으면서 열전도도는 좋지 못한 물질이 이상적인 경우이다. 일반적으로 널리 사용되는 반도체 재료인 실리콘의 경우에는 앞서서도 설명하였듯이 열전도도가 $150\text{W/m}\cdot\text{K}$ 에 달하며, 이로 인하여 상온에서의 ZT는 0.01에 불과하다. 한편, 널리 사용되는 Bi_2Te_3 인 경우에는 ZT가 상온에서 1에 근접한다. 가장 이상적인 열전소재로서는 높은 전기전도도와 낮은 열전도도를 가지는 물질 즉 PEGC의 특성을 가지는 물질이라 할 수 있다.

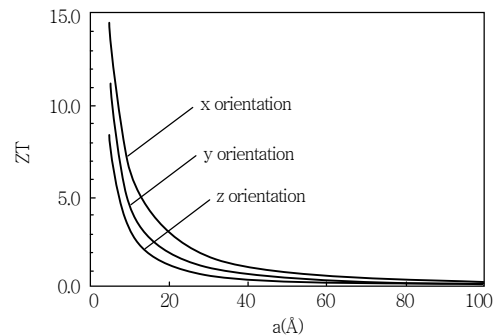
이상에서는 열전소자에 대한 최근의 연구동향을 살펴보기 이전에 이에 대한 이해를 위하여 열전소자의 간략한 이론적인 내용을 요약하였다. 본 자료에서는 실리콘을 이용한 열전재료 및 소자에 관한 연구를 주로 다루기 때문에 이론적인 배경에 대한 설명은 최

소한으로 하였다. 다음 장에서는 본 장에서 다룬 내용을 기초로 하여 현재의 연구현황에 대하여 살펴볼도록 하겠다.

III. 연구동향

앞서에서도 설명하였듯이 열전소재 및 소자분야에서의 나노기술에 대한 연구는 1993년 미국 MIT 대학의 Dresselhaus는 열전소재를 양자점 및 초격자 구조의 저차원 나노 구조로 제조함으로써 열전 성능의 향상을 이룰 수 있다는 것을 이론적으로 제시함으로써 시작 되었다[11],[12]. 이러한 이론은 최근의 나노과학 기술의 발전과 더불어 많은 관련 과학자의 주목을 받게 되었으며, 현재 열전 소재의 개발에 관한 많은 연구는 나노기술과 관련된 내용이 주류를 이루고 있다. (그림 1)은 Dresselhaus가 이론적으로 예측한 1차원 Bi_2Te_3 나노선의 나노선폭에 따른 ZT의 특성을 나타낸다.

나노 구조체의 고효율 열전재료에 관한 연구는 2001년 미국의 RTI의 Venkatasubramanian 그룹에서 p-type $\text{Bi}_2\text{Te}_3/\text{Sb}_2\text{Te}_3$ superlattice를 이용하여 실온에서 열전지수를 2.6까지 향상시킨 연구결과를 (그림 2)에서와 같이 발표한 이후로 많은 연구가 시작되었다[9],[12].



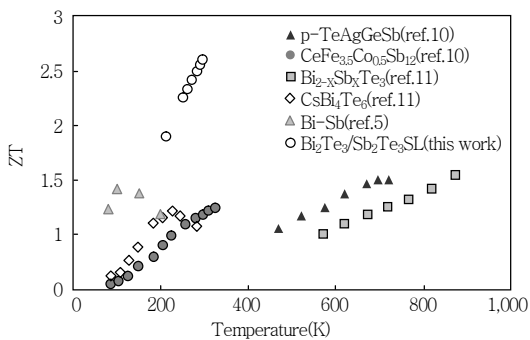
(그림 1) Bi_2Te_3 반도체의 1차원 나노선의 x,y 및 z축에 따른 ZT 특성

(그림 2)에서와 같이 벌크에서의 높은 ZT를 가지는 Bi_2Te_3 및 Sb_2Te_3 를 초격자 구조로 형성하는 경우에는 현재까지 보고된 결과로서는 최고의 ZT 값을 달성할 수 있다. 그러나, 초격자 구조는 실제 적용을 위하여서는 아직 생산적인 측면에서 해결하여야 하는 문제들이 많이 남아있다.

다음으로는 실리콘을 기반으로 한 열전소자의 최근 연구동향에 대하여 살펴보도록 하겠다.

<표 1>은 열전소재로 널리 사용되는 Bi 및 Te와 실리콘의 특성을 요약한 도표이다. 도표에서 알 수 있듯이 Bi 및 Te는 열전소재로서 매우 우수한 특성을 가지고 있지만, 매장량이 ppb 수준으로 산업화하기에 매우 어려움을 알 수 있다. 이에 반하여 실리콘은 재료는 매우 풍부하지만, 벌크 상태로는 열전특성이 좋지 못하여 사용에 제한이 있다. 하지만, 실리콘 나노선의 경우에는 우수한 열전특성을 보이고 있으므로, 성공적인 산업화 기술로 개발될 가능성이 충분히 있음을 알 수 있다.

이러한 이유로 인하여 실리콘 나노 구조를 이용한 열전소재의 특성을 연구하는 것은 매우 중요한 분야



(그림 2) 다양한 초격자 구조에 따른 ZT

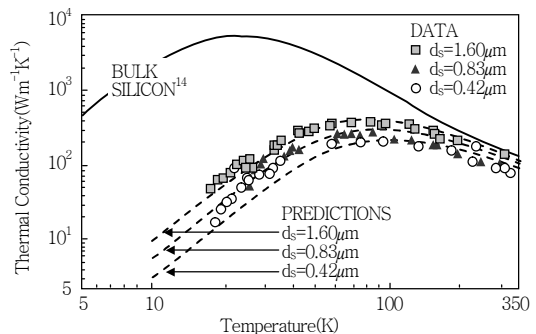
<표 1> 열전소재의 특성 비교

물질	열전도도(W/mK)	ZT	매장량
Bi/Te	1.4	< 1.0	Bi: 48ppb Te: 5ppb
벌크 실리콘	140	0.01	~27%
실리콘 나노선	< 2	> 0.5	~27%

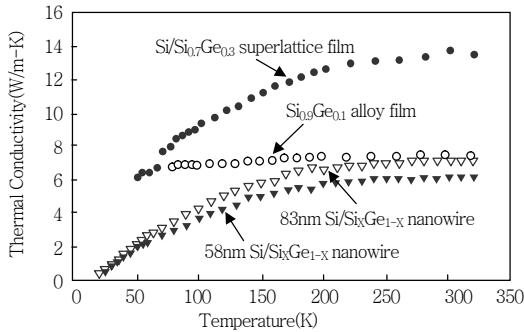
이며, 앞으로는 실리콘 나노 구조에서의 열전특성에 대한 연구동향에 대하여 집중적으로 살펴보도록 하겠다.

(그림 3)은 SOI 기판의 두께를 줄였을 경우 벌크 실리콘과 비교하여 열전도도의 감소가 가능하다는 결과를 보여준다[12]. 즉, 실리콘의 두께가 얇아질수록 경계면에서의 boundary scattering에 의하여 포논의 전파가 점차적으로 어려워짐을 알 수 있다. 위의 (그림 3)에서 SOI의 경우 상온에서는 벌크의 경우와 열전도도의 차이가 크게 없지만 저온에서는 10배 이하의 값을 가짐을 알 수 있다. SOI의 두께를 100nm 이하로 줄이는 경우에는 상온에서도 상당한 수준으로 열전도도를 감소시킬 수 있다.

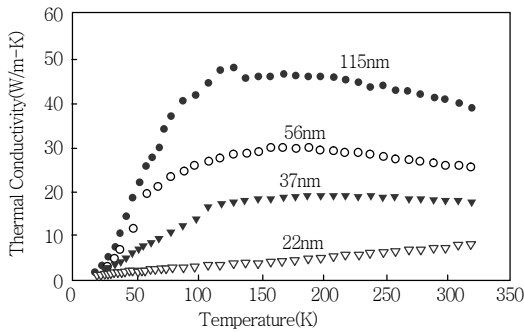
(그림 4)는 실리콘 및 Si/SiGe의 나노선에서의 열전도도의 변화를 보여주고 있다[14]. 우선 (그림 4b)의 경우를 보면 실리콘 나노선의 직경이 점차로 줄어들어 따라서 실리콘 나노선의 열전도도가 점차로 감소하고 있음을 알 수 있다. 실리콘 나노선의 직경이 22nm인 경우에는 열전도도가 약 $10\text{W/m} \cdot \text{K}$ 까지 감소된다. 이는 벌크 실리콘의 약 1/15 수준이다. 또한 (그림 4a)와 같이 Si/SiGe의 이중접합구조의 나노선의 경우에는 직경이 58nm인 경우에도 불구하고 300K에서 약 $6\text{W/m} \cdot \text{K}$ 로 감소된다. 이렇게 이중접합구조에서 열전도도가 감소되는 원인은 질량이 낮은 실리콘 나노선에서 상대적으로 질량이 큰 SiGe 나



(그림 3) SOI 기판의 온도에 따른 열전도도 특성

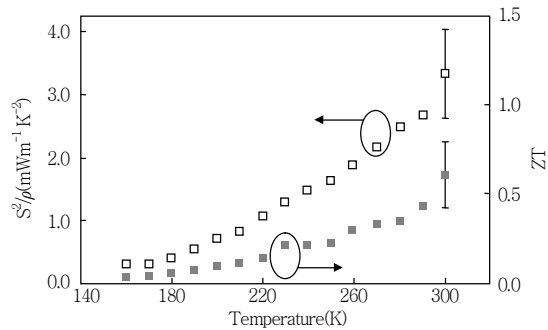
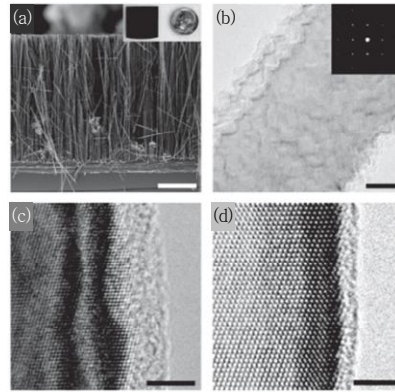


(a) Si/SiGe 초격자 Film, 나노선의 온도에 따른 열전도도



(b) 실리콘 나노선의 온도에 따른 열전도도

(그림 4) 나노선의 열전도도 특성



(그림 5) 실리콘 나노선에서의 열전소자 특성

노선으로 포논이 전파되기 어렵기 때문이다.

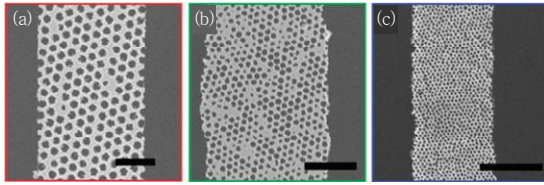
2008년 들어서는 CVD로 성장한 실리콘 나노선의 경우에는 열전도도를 0.01배 이하로 줄일 수 있음을 보고하였으며 이에 따라서 $ZT > 1$ 이상의 특성을 보이는 것으로 Nature지에 보고됨에 따라서 새로운 열전소자의 물질로서 미국에서는 Berkeley, Harvard, Caltech 등에서 매우 활발히 연구가 진행되고 있다.

(그림 5)는 미국 Berkeley 대학의 Peidong Yang 교수 그룹에서 2008년 Nature지에 보고한 단결정 실리콘 나노선에서의 열전특성이다[4]. (그림 5)에서 나노선의 열전도도는 벌크의 경우와 대비하여 약 1/100 정도의 수준으로 감소하였음을 알 수 있다. 또한 이 경우의 ZT 는 0.5를 상회하며, power factor는 $3\text{mW/m} \cdot \text{K}^2$ 임을 알 수 있다.

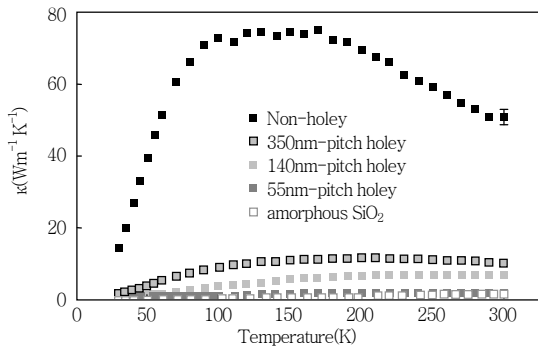
한편, Caltech의 James Heath 교수 그룹에서도

Peidong Yang 교수 그룹과 동시에 실리콘 나노선을 이용한 열전소자의 특성을 보고 하였다[5]. Heath 교수 그룹에서도 실리콘 나노선의 열전도도는 나노선의 단면이 줄어들수록 급격히 감소하는 결과를 얻었으며, 특히 10nm의 나노선의 경우에는 벌크 실리콘 대비 최대 1/200까지 감소시킬 수 있음을 보고 하였다. ZT 의 경우에는 200K에서 20nm의 나노선의 경우 최대 1.0에 해당하는 결과를 얻었다. 위의 (그림 5)의 결과를 보면, 기존의 벌크 실리콘의 경우는 ZT 가 0.01 이하의 낮은 값을 가짐으로 인하여 열전소자로서의 응용성이 없는 것으로 인식된 것에 반하여 나노선 형태의 열전소자로서는 충분히 실용성이 있는 소재임을 알 수 있다.

최근에 들어서는 실리콘 나노선뿐만 아니라, 2차원 실리콘 구조에 포논이 산란할 수 있는 특수한 구조를 반복적으로 만듦으로써 효과적으로 열전도도를



(그림 6) Holey 실리콘의 SEM 사진

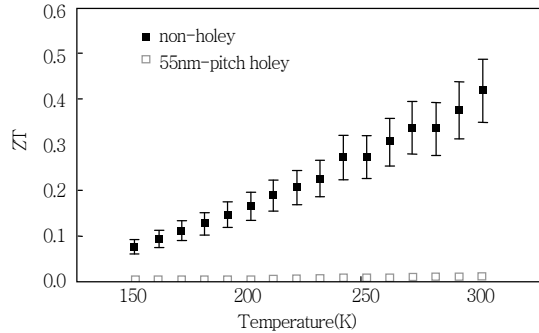


(그림 7) Holey 실리콘의 Pitch에 따른 열전도도

감소시키고, 이에 따라 우수한 ZT 특성을 보고하는 연구들도 수행되고 있다[6]. (그림 6)은 두께 100nm 실리콘 SOI 박막에 350, 140 및 55nm의 pitch를 가지는 다양한 hole을 형성한 holey 실리콘 박막의 SEM 이미지이다. 실리콘 박막에 형성된 hole의 pitch는 포논의 평균자유행로(mean free path)에 따라서 최적화되어야 하는 변수이다.

(그림 7)에서 측정된 holey silicon 박막의 열전도도는 pitch가 55nm인 경우 최소의 값을 가지며, 이는 amorphous SiO₂와 근접한 값을 가짐을 알 수 있다. 즉, 이 경우에 포논은 충분히 산란되어 잘 진행되지 못함을 알 수 있다.

이러한 포논의 전파 억제 특성은 효과적으로 구현하였지만, 전기전도도에는 큰 영향이 없다. 이러한 열적 부도체 및 전기적인 전도체 특성으로 인하여 최종적으로 도출한 ZT값은 상온에서 약 0.4의 값을 가짐을 (그림 8)에서 확인할 수 있다. 2차원 구조를 가지는 실리콘 박막에서 이러한 특성을 얻은 결과는 매우 우수한 결과로 판단된다.



(그림 8) Holey 실리콘의 온도별 ZT

이상에서 열전소재의 최근 연구동향에 대하여 실리콘을 중심으로 살펴보았다.

IV. 결론

이상에서, 최근 들어 나노기술의 접목으로 새로이 주목 받고 있는 열전소재의 동작 원리에 대한 간략한 소개와 실리콘을 이용한 열전소재의 최근 연구에 대하여 살펴보았다. 열전소재는 태양에너지를 이용한 발전뿐만 아니라, 체열, 차량의 폐열 및 지열 등, 열원이 있는 경우에 적용이 가능한 미래 지향적인 분야이다. 그러나 아직까지 나노기술을 기반으로 한 고효율의 열전소재는 기초 연구수준에서 그 가능성만 선행 연구를 통하여 입증된 상태이다. 특히 벌크 실리콘에서는 열전특성이 거의 미미한 것으로 여겨져 왔던 실리콘을 나노 구조를 활용하면, 현재 상용화된 Bi₂Te₃에 비교할 수 있는 열전특성을 보임에 따라서 이 분야의 급속한 발전이 예측된다. 특히, 반도체 설비 및 공정 기술이 세계적인 수준으로 발달된 우리나라의 경우에는 열전소재 연구를 위한 매우 우수한 여건을 가지고 있다고 할 수 있다. 실리콘을 기반으로 한 저비용, 고효율의 열전소재를 성공적으로 개발하게 된다면, 열전소재 분야에서의 기술의 원천성 확보 및 초기 시장 점유에 매우 유리한 입지를 점할 수 있으리라 예상된다.

● 용어해설 ●

열전효과(Thermoelectric effect): 온도 차이가 존재하는 경우 전기가 발생하는 현상이나 전압을 인가한 경우 온도 차이가 발생하는 현상을 통합하여 이르는 말

펠티에 효과(Peltier effect): 다른 종류의 금속 두 개를 접합시켜 전류를 통할 때에 접합부가 뜨거워지거나 또는 냉각하는 현상

제베크 효과(Seebeck effect): 서로 다른 금속 접합부의 온도 차에 의해 기전력이 발생하는 현상

약어 정리

PGEC	Phonon-Glass/Electron-Crystal
RTI	Research Triangle Institute
SEM	Scanning Electron Microscopy
SOI	Silicon on Insulator

참고 문헌

[1] D.K.C. MacDonald, *Thermoelectricity: An Introduction to the Principles*, Wiley, New York, 1962.

[2] G. Mahan, B. Sales, and J. Sharp, "Thermoelectric Materials: New Approaches to an Old Problem," *Phys. Today*, vol. 50, 1997, p. 42.

[3] T.M. Tritt, H. Böttner, and L. Chen, "Thermoelectrics: Direct Solar Thermal Energy Conversion," *MRS BULLETIN*, vol. 33, 2008, p. 366.

[4] A.I. Gochbaum et al., "Enhanced Thermoelectric Performance of Rough Silicon Nanowires," *Nat.*, vol. 451, 2008, p. 163.

[5] A.I. Boukai et al., "Silicon Nanowires as Effi-

cient Thermoelectric Materials," *Nat.*, vol. 168, 2008, p. 168.

[6] J. Tang et al., "Holey Silicon as an Efficient Thermoelectric Material," *Nano Lett.*, vol. 10, 2010, p. 4279.

[7] G.S. Nolas, J. Sharp, and H.J. Goldsmid, *Thermoelectrics: Basic Principles and New Materials Developments*, Springer Series in Materials Science, Springer-Verlag Berlin Heidelberg, Germany, 2001, p. 1.

[8] T.M. Tritt and M.A. Subramanian, "Thermoelectric Materials, Phenomena, and Applications: A Bird's Eye View," *MRS BULLETIN*, vol. 31, 2006, p. 188.

[9] G.J. Snyder and E.S. Toberer, "Complex Thermoelectric Materials," *Nat. Mater.*, vol. 7, 2008, p. 105.

[10] L.D. Hicks and M.S. Dresselhaus, "Effect of Quantum-well Structures on the Thermoelectric Figure of Merit," *Phys. Review B*, vol. 47, 1993, p. 12727.

[11] L.D. Hicks and M.S. Dresselhaus, "Thermoelectric Figure of Merit of a One-dimensional Conductor," *Phys. Review B*, vol. 47, 1993, p. 16631.

[12] R. Venkatasubramanian et al., "Thin-film Thermoelectric Devices with High Room-Temperature Figures of Merit," *Nat.*, vol. 413, 2001, p. 597.

[13] M. Asheghi et al., "Phonon-boundary Scattering in Thin Silicon Layers," *Appl. Phys. Lett.*, vol. 71, 1997, p. 1798.

[14] D. Li et al., "Thermal Conductivity of Si/SiGe Superlattice Nanowires," *Appl. Phys. Lett.*, vol. 83, 2003, p. 3186.