

글로벌 파운드리 Big3의 첨단 패키징 기술개발 동향

Development Trends in Advanced Packaging Technology of Global Foundry Big Three

전황수 (H.S. Chun, chun21@etri.re.kr) 반도체연구정책센터 연구전문위원

최새솔 (S.S. Choi, saesol.choi@etri.re.kr) 반도체연구정책센터 책임연구원/센터장

민대홍 (D.H. Min, dhmin@etri.re.kr) 반도체연구정책센터 책임연구원

ABSTRACT

Advanced packaging is emerging as a core technology owing to the increasing demand for multifunctional and highly integrated semiconductors to achieve low power and high performance following digital transformation. It may allow to overcome current limitations of semiconductor process miniaturization and enables single packaging of individual devices. The introduction of advanced packaging facilitates the integration of various chips into one device, and it is emerging as a competitive edge in the industry with high added value, possibly replacing traditional packaging that focuses on electrical connections and the protection of semiconductor devices.

KEYWORDS advanced packaging, AI, Amkor, ASE, Chiplet, CoWoS, FC, FO, Foundry, GPU, HBMASE, HI, IC, Intel, JCET, NVIDIA, OAST, PCB, Samsung, SiP, TFME, TSMC, TSV, WLP

I. 서론

반도체 패키징은 반도체 후공정의 일환으로 완성된 칩을 자르고 각종 배선을 연결한 뒤 오염·열로부터 안전한 막을 씌우는 작업이다. 그동안 종합반도체업체(IDM) 및 파운드리에서 생산한 반도체 소자의 패키징은 외주 형태로 패키징 전문업체(OSAT)

들이 수행하였다. 단순 포장, 테스트하는 공정으로 저렴한 인건비와 인력이 풍부한 대만, 중국, 말레이시아 등 동아시아에서 수행해왔다.

그러나 최근 들어 반도체 미세화 기술의 한계와 다양한 시장 수요에 대응하기 위해 패키징 공정의 중요성이 부각되고 있다[1].

첨단 패키징(Advanced Packaging)은 인공지능(AI)의

* DOI: <https://doi.org/10.22648/ETRI.2024.J.390310>

* 이 논문은 정부(과학기술정보통신부)의 재원으로 한국연구재단-국가반도체연구실지원핵심기술개발사업(R&D)의 지원을 받아 수행된 연구입니다[RS-2023-00265518, 국가반도체연구정책센터, 실행과제번호 24JF1110].

발전에 따른 반도체 고성능을 구현하고, 반도체 공정 미세화 기술 한계 극복을 위한 핵심 기술로 떠오르고 있다.

특히 모바일AP와 인공지능 반도체 등을 설계하는 애플, 엔비디아, AMD 등 팹리스 선도업체들이 2.5D 및 3D 패키징 공정을 채택한 이후 칩을 위탁 생산하는 파운드리 업체들이 수요에 부응하기 위해 적극적으로 첨단 패키징 투자에 나서고 있다[2].

2023년 6월 시장조사기관 Yole Development에 따르면 첨단 패키징 시장은 2022년 443억 달러에서 2028년 786억 달러로 연평균 10.6% 성장할 전망이다. 반면 전통적인 패키징 등 기타 패키징 시장은 2022년 507억 달러에서 2028년까지 연평균 3.2% 성장해 2028년 647억 달러에 달할 것으로 전망된다. 첨단 패키징 시장은 2022년 전체 패키징 시장의 47%를 점유했으나, 2025년에 첨단 패키징 시장이 기타 패키징 시장을 추월할 것으로 전망된다[3].

시장조사업체인 트렌드포스에 따르면, 전체 패키징 매출은 전 세계 반도체 시장 매출의 6%에 불과하지만 반도체 제조공정에서는 필수 불가결한 시장이다.

본고에서는 패키징 산업의 업체 및 기술 동향, TSMC, 삼성전자, 인텔 등 글로벌 반도체 파운드리 3강의 첨단 패키징 개발 동향을 살펴보고 우리 패키징 산업 발전을 위한 시사점을 도출하고자 한다.

II. 패키징 기술 및 업체 동향

1. 기술 동향

첨단 패키징 기술은 표 1에서 보듯이 크게 Flip-Chip(FC) 패키징, 이종접합패키징(Heterogeneous Integration), System in Package(SiP) 기술, Fan-Out(FO) 기술, TSV(Through Si Via) 기술 등 5가지로 구분할 수 있다.

표 1 첨단 패키징 기술

기술명	내용
Flip-Chip (FC) 패키징	<ul style="list-style-type: none"> 반도체 칩과 기판을 서로 마주 보는 형태로 구성하고, 방열효과 우수 소자 미세화에 대응하며 지속적인 기술 고도화 진행 중
이종접합 패키징 (HI: Heterogeneous Integration)	<ul style="list-style-type: none"> 전기적, 열적 성능이 우수, 작은 폼팩터로 다기능 구현해 최근 광범위하게 활용 패키지 안에서 로직, 메모리 및 다양한 칩을 이종접합하기 위한 다양한 패키징 기술개발 HI 패키지 구현을 위해 SiP, WLP 및 다양한 2D/2.5D/3D 배선기술과 같은 배선통로 확장 할 수 있는 고난이도 기술 필요
System in Package (SiP) 기술	<ul style="list-style-type: none"> 다수의 첨단 패키징 기술을 조합해 최종 응용소자에 대한 맞춤형 활용 가능 복수의 칩을 하나의 단위로 패키지화하여 시스템 구성하고 다기능 구현하는 고집적 패키징 기술 제조공정에 대한 의존성을 줄이고 효과적인 패키징이 가능
Fan-Out (FO) 기술	<ul style="list-style-type: none"> PCB 기반을 사용하지 않고 칩과 칩 바깥 영역의 입출력 단자 연결해 집적화와 전기적 성능 향상 FO 기술 활용하는 WLP 방식은 RDL 배선이 칩 안쪽으로 형성되는 Fan-In 방식과 바깥 영역까지 사용 FO-WLP 방식으로 구분
TSV (Through Si Via) 기술	<ul style="list-style-type: none"> 패키지를 소형화하는 기술 2.5D/3D 등 입체적 구조로 적층 구현 CMOS센서, MEMS, HB-LED 모듈에서 주로 이용, 2010년대부터 적층형 메모리반도체에 적용

출처 Reproduced from [2].

Flip-Chip(FC) 패키징은 반도체 칩과 기판을 서로 마주 보는 형태로 구성해 패키징 크기를 줄이고 방열효과가 우수하다.

이종접합패키징(HI) 기술은 전기적, 열적 성능이 우수하고, 작은 폼팩터로 다기능을 구현하며 다양한 패키징 기술이 개발되어 최근 광범위하게 활용된다.

SiP 기술은 다수의 첨단 패키징 기술을 조합해 최종 응용소자에 대한 맞춤형 활용이 가능하다.

Fan-Out(FO) 기술은 집적화와 전기적 성능을 향상시킨다.

TSV 기술은 2개 이상 반도체칩을 적층하기 위해

관통하는 Via Hole 구조로 전극을 형성해 패키지를 소형화하는 기술이다[2].

2. 패키징 업체 동향

그동안 반도체 업체들은 나노급 반도체 미세공정 개발 경쟁에 집중하고, 패키징분야는 단순 업무로 전문업체(OAST)에 외주를 주고 맡겨왔다. 그러나 미세화 공정이 한계에 부딪히며 패키징 기술이 부각되고 있다.

표 2에서 보듯이 ASE, Amkor, JCET, TFME, PTI 등 전문 OAST 업체들은 TSMC, 삼성전자, UMC 등 파운드리 업체와의 유대관계 및 다양한 M&A를 통해 규모의 경제를 형성하고 성장해왔다.

특히 인공지능(AI) 시장이 급성장하면서 복잡한 패키징 기술이 필요하다. 또 애플, 엔비디아, AMD 등 팹리스 수요 업체의 요구로 파운드리 업체들은 첨단 패키징 기술개발에 주력하고 있다.

Yole Development에 따르면 2022년 글로벌 첨단 패키징 매출 Top 30사를 보면 대만이 11개사, 중국이 8개사, 한국 5개사, 말레이시아 3개사, 미국 2개사, 싱가포르 1개사 순이다. 대만 ASE가 119.5억 달러로 세계 1위, 미국 Amkor가 70.9억 달러로 2위, 인텔이 55억 달러로 3위, TSMC가 53.1억 달러로 4위, 중국 JCET가 48.9억 달러로 5위, 삼성전자가 40억 달러로 6위, 중국 TFME가 31억 달러로 7위를 차지했다. 첨단 패키징 투자액은 1위 인텔 35억 달러, 2위 TSMC 30.6억 달러, 3위 ASE 23억 6,300만 달러, 4위 삼성전자 13억 7,600만 달러, 5위 TFME 10억 2,300만 달러, 6위 Amkor 9억 800만 달러, 7위 TSHT 7억 8,000만 달러의 순이다[3].

첨단 패키징 선도 상위 10대 기업이 첨단 패키징 전체 캐파의 93%를 차지하고 있다. 이들 선도 기업들은 지위를 유지하기 위해 대규모 투자를 지속하

표 2 패키징 전문업체(OAST) 동향

순위	국적	기업	내용
1	대만	ASE	<ul style="list-style-type: none"> 반도체 원자재에서 패키징 전반에 걸쳐 종합적인 서비스를 제공 주력분야: FC, Bumping, WLP, SiP 패키징
2	미국	Amkor	<ul style="list-style-type: none"> 한국 아남산업이 모태로 다양한 M&A를 통해 규모의 경제 실현 주력분야: FC, WLP, SiP
3	중국	JCET	<ul style="list-style-type: none"> SiP, PoP 등 첨단 패키징 WLCSP, FC, SiP 시작 웨이퍼 레벨 패키징 칩, 플립칩 인터커넥스 및 TSN 등 차별화 솔루션
4	중국	TFME	<ul style="list-style-type: none"> 후지쯔와 AMD의 패키징 분야 인수해 성장 2.5D/3D TSV 기술, FO, SiPm 3D 낸드 DDI, 차량용반도체, 고급 프로세서 칩 패키징
5	대만	PTI	<ul style="list-style-type: none"> 신기술 FoPLP 도입 메모리 패키징 및 테스트 솔루션 칩 범핑, 칩 프로빙, IC 어셈블리, 최종 테스트
6	중국	TSHT	<ul style="list-style-type: none"> 웨이퍼 범핑, 웨이퍼레벨 카메라 및 광학, 이미지 어레이 모듈 등 제조, 모듈패키징과 테스트 압도적 원가경쟁력과 선진 패키징 기술 결합
7	싱가포르	UTAC	<ul style="list-style-type: none"> 메모리, 혼합신호/RF 및 로직 집적회로를 포함한 광범위한 반도체 장치에 대한 텐키 테스트 2020년 사모펀드 Wise Rose Capital에 매각
8	대만	KYEC	<ul style="list-style-type: none"> 반도체 백엔드 공급망용 웨이퍼 프로빙, 최종 제품 테스트 및 조립서비스 제공
9	한국	하나마이크론	<ul style="list-style-type: none"> 삼성전자, SK하이닉스에 후공정단키솔루션 제공 WLP 확대, 비메모리 패키징 기술개발

고 있다.

IC 기반 시장은 대만 Unimicron이 16% 점유율로 1위, 일본 Ibiden이 12%로 2위, 한국 셈코가 11%로 3위, 대만 난야 PCNB가 9% 점유율로 4위를 차지하고 있다[3].

III. 파운드리 Big3의 개발 동향

국가별로는 대만 기업이 전체 캐파의 48%로 1위이

며, 미국 기업이 22%로 2위, 중국 기업이 14%로 3위, 한국 기업이 9%로 4위이다. 기업별 순위로는 인텔 1위, TSMC 2위, ASE그룹 3위, 삼성전자 4위 순이다.

TSMC, 삼성전자, 인텔 등 글로벌 파운드리 Big3는 AI 칩 생산 분야에서 애플, 엔비디아, AMD, 브로드컴 등의 수요에 부응하기 위해 첨단 패키징 기술개발 및 적용에 사활을 걸고 있다. 모바일 AP의 기술개발 경향이 패키지에서 실리콘 소자 집적으로 변화함에 따라 높은 기술 수준이 요구되므로 기존 OAST 업체를 대신해 대형 파운드리가 주요 플레이어로 부상하고 있다. 엔비디아, 애플 등은 파운드리 업체에 생산을 위탁하면서 첨단 후공정 기술을 요구하고 있다.

Big3 파운드리 업체 중 TSMC가 선두를 달리고 있다. 2.5D 패키징인 'CoWoS'를 발전시키고, 대만 북부에 첨단 패키징 공장을 신축하였다.

삼성전자도 첨단 패키징을 적극 육성하고 있다. 2021년 2.5D 패키징 기술 '아이큐브'를 공개했고, 2022년 말엔 AVP(첨단 패키징)팀을 신설했으며, 2024년 3분기에 8개 HBM을 배치한 '아이큐브8'을 양산할 계획이다.

인텔도 첨단 패키징 설비에만 47억 5,000만 달러를 투자해 기존에 보유하고 있는 패키징 설비를 보강할 계획이다.

1. TSMC

대만은 파운드리를 중심으로 IP · 팝리스, 디자인 하우스, 후공정 생태계가 촘촘히 구축돼 있다. 미디어텍, 리얼텍 등 팝리스가 TSMC, UMC 등 파운드리 업체에 자사가 설계한 사양의 반도체 제조를 맡기고, 수율이 개선되도록 공정을 개선하고 있다.

TSMC 외에도 ASE, PTI, KYEC 등 대만의 반도체 패키징 전문업체들(OAST)은 글로벌 패키징 시장

표 3 파운드리 3사의 첨단 패키징 개발 현황

기업	주력분야
TSMC	<ul style="list-style-type: none"> 파운드리 생산점유율(60.1%) 바탕 첨단 패키징까지 장악하고, 패키징 공장 5개 가동 중 2016년 애플에 FOWLP 기반 InFO 서비스 공급 CoWoS, InFO, SoIC 등 제품군 확보 애플, 엔비디아, AMD, 웰컴 등이 고객 원스톱 패키지 및 통합서비스 제공 첨단 패키징 기술을 세계 최고로 서비스 애플과 엔비디아 요청으로 패키징 설비 확장 3D Fabric Alliance 생태계 구축해 심의 패키징 표준화 주도 대만(신주 본사)-미국(애리조나주 첼들러공장)-일본 (쓰쿠바 첨단패키징연구센터, TSMC도쿄대 첨단패키징 설계기술공동연구소, 요코하마TSMC디자인센터)을 잇는 3각동맹 구축 좁은 면적에 반도체 연결속도를 빠르게 한 패키징 기술 최초 개발 및 고도화
삼성전자	<ul style="list-style-type: none"> 2019년 삼성전기 FO-PLP 기술 인수 파운드리-메모리-패키징 결합 터키 서비스 시작 천안사업장 첨단 패키징 18억 달러 투자 HBM에 최대 1조 원 투자 2023년 어드밴스트패키징(APV) 사업팀 발족 2.5D(I-큐브) 패키징 브랜드 출시 3D 패키징 서비스를 고객사에 제공 계획 FOWLP도 2023년 4분기부터 양산 HBM을 CPU와 연결하는 '이종집적기술' 고도화
인텔	<ul style="list-style-type: none"> 반도체설계 제조-패키징-조립 테스트 전 과정 분리해 외부서비스로 제공(개방형 파운드리 모델) 3차원 칩셋 패키징 기술, 포베로스-EMB 강세 말레이시아에 첨단 패키징 9조 원 투자 미 뉴멕시코주와 유럽에 첨단 패키징 공장 설립 세라믹소재 기반인 유리기판 공정연구 및 성과

의 52%를 장악하고 있다.

대만 정부는 2019년 대만반도체연구소(TSRI)를 설립해 반도체설계센터(CIC)와 나노부품실험실(NDL)을 통합해 설계-제작-패키지의 전 과정 통합 연구를 지원하고 있다.

TSMC는 파운드리의 원조로 애플, 엔비디아, AMD 등 팝리스 수요 업체들과 높은 수율 등 뛰어난 품질을 바탕으로 오랫동안 신뢰관계를 구축해 AI 반도체 등 최첨단 반도체의 제조를 장악하고 있다. 삼성전자의 경우 최신 미세공정에 집중하고 있으나, TSMC는 28nm 이상의 레거시 공정도 동시에 운영하고 있어, 전반적으로 다양한 사양의 반도체를 제조할 여유가 있다.

TSMC는 2021년 패키징 매출 41억 달러, 2022년 매출 53억 1,300만 달러로 세계 4위 패키징 업체로 부상하였다. 파운드리 기업임에도 불구하고, 패키징 분야 기술력을 확보해 첨단 패키징 서비스를 제공한다. 표 3에서 보듯이 고성능 컴퓨팅용 대형 패키지 CoWoS(Chip-on-Wafer-on-Substrate), WLCSP (Wafer Level Chip Scale Package), Integrated FO 등 첨단 패키징 기술을 세계 최고 수준으로 서비스하고 있다.

패키징뿐만 아니라 에셈블리 · 테스트 분야 외주 파트너의 공급망을 관리해 고객에게 후공정 분야의 텐키 서비스를 제공한다. 2020년 매출의 9%를 첨단 기술 R&D에 할당해 최신의 소자 집적화와 패키징 기술 구현을 촉진하고, 대만에 5개의 패키징 전용 공장을 운영하고 있다.

TSMC는 2012년 CoWoS(Chip on Wafer on Substrate) 기술을 선보인 이후 계속해서 업그레이드하고 있다. 애플의 M1 Ultra의 경우 CoWoS 공정으로 하나의 인터포저 위에 2개의 로직 반도체와 8개의 메모리를 올려 고성능 칩 제작이 가능해지고, 엔비디아 A100 · H100 등 GPU도 CoWoS를 통해 패키지 처리한다[4].

엔비디아와 애플, AMD, 브로드컴은 TSMC의 패키징 기술력이 우수하기 때문에 2022년 삼성전자가 TSMC보다 3나노 양산에 먼저 성공했지만 TSMC 생산라인에 그대로 의존하고 있다. TSMC는 2016년 애플에 2.5D 패키징 기술 CoWoS(Chip-on-Wafer-on-Substrate) 서비스를 공급하면서 첨단 패키징에서 주도권을 장악하고 있다[5].

표 4에서 보듯이 CoWoS는 수평뿐만 아니라 수직으로도 칩과 기판을 연결하는 첨단 패키징 기법으로 엔비디아 등 수요 업체의 AI 주문 폭주로 제대로 공급할 수 없는 실정이다[6]. 2023년 6월 TSMC는 엔비디아의 요청에 따라 CoWoS 패키징 생산 2배 확장을 발표했다[7]. 2023년 6월 최첨단 칩셋 제품

표 4 파운드리 3사의 첨단 패키징 추진 현황

업체	플랫폼	내용
TSMC	CoWoS	<ul style="list-style-type: none"> 2012년 CoWoS 기술 공개 인터포저 기판 위에 메모리와 로직반도체를 올리는 기술로 실장면적 줄여 집적도 증가 2016년 애플에 서비스 공급 2023년 6월 엔비디아 요청으로 생산 2배 확장 발표
	InFo	<ul style="list-style-type: none"> 모바일용 소형패키지로 위아래로 적층하는 스택형 패키징 기술로 4가지 적층수 상정
	SoIC	<ul style="list-style-type: none"> 메모리칩과 로직칩을 수직으로 적층하는 3D 패키징 하이브리드 본딩 사용 애플, 브로드컴, 엔비디아 등 4곳의 대형 고객 확보
삼성전자	I-Cube	<ul style="list-style-type: none"> 2.5D 패키징 기술로 12개 HBM 탑재 2024년 2분기부터 4개 HBM 배치한 'I-Cube4' 양산 2024년 3분기에는 8개 HBM 배치한 'I-Cube8' 양산 계획
	X-Cube	<ul style="list-style-type: none"> S램 3D 적층 CoW+WoW 임시 기억저장소 역할 맡는 S램 만들어 프로세서 위에 적층
	R-Cube	<ul style="list-style-type: none"> 2.5D 패키징 RDL 인터포저 저비용, 빠른 전환 장점
	H-Cube	<ul style="list-style-type: none"> 2.5D 패키징 기술로 2021년 공개, 실리콘 인터포저 위에 로직과 HBM 배치 기판 크기 최소화, 대면적 기판 제작 어려움 극복
인텔	EMIB	<ul style="list-style-type: none"> 페낭 신규 패키징 공장 70억 달러 펠리컨 프로젝트 핵심 타 파운드리 경쟁사 대비 강점
	Foveros	<ul style="list-style-type: none"> 2019년 개발된 3D 패키징 적층기술, 적은 면적 차지하고 신호지연과 전력소모 감축 2023년 출시된 코어 프로세서 '메테오레이크'에 적용
	Co-Emib	<ul style="list-style-type: none"> 포베로스와 EMIB를 결합한 것으로 스케일업과 다운이 모두 가능 메모리나 아날로그 로직을 고대역폭 및 저전력 연결 가능성 제시

후공정 생산능력 확장을 위한 '팹6' 가동에 들어갔는데, 첨단 AI 칩 후공정에 특화한 생산라인이다[8].

모바일용 소형 패키지 InFO(Integrated Fan Out) Wafer Level Packaging은 위아래로 적층하는 스택형 패키지 기술로 4층의 적층수를 상정하여, 8층은 제조기술 난이도가 심화되고 있다. 스택형 InFO

패키지 기술의 기반은 TSMC가 InFO-PoP(Package-on-Package)라 부르는 InFO 패키지에 반도체 패키지를 탑재한 기술이다.

그리고 '3D Fabric Alliance'라는 생태계를 구축해 TSMC 중심의 리더십을 강화하고 있다[9]. 일본과의 연구개발 생태계는 TSMC가 2021년 2월 설립을 발표한 일본 쓰쿠바의 반도체 패키징 연구센터가 담당할 예정이다.

TSMC는 미 애리조나 공장 건설에 미 정부 보조금 30억 달러 등 총 400억 달러를 투자하고 있으나 미국 내 패키징 기업·인력·시설 부족으로 가동 시점을 2024년에서 2025년으로 1년 연기했다[1].

TSMC는 2024년 미국에서 개최된 '국제고체회로 학회 2024(ISSCC)'에서 AI 가속기 성능을 높이기 위한 새로운 패키징 플랫폼을 공개했다. 작은 칩들을 집적해 하나의 시스템 반도체를 만드는 칩렛과 AI 반도체 속도의 핵심인 HBM(고대역폭 메모리) 탑재를 늘리는 것이다. 이 과정에서 광섬유(Fiber)를 통해 데이터를 전송하는 '실리콘 포토닉스'를 적용해 반도체 간 유기적인 연결을 도모하는 것이다[10].

2. 삼성전자

우리나라의 패키징 전문업체(OSAT) 세계시장 점유율은 4.5% 수준이며, 글로벌 25대 OAST 기업에 2022년 하나마이크론, SFA세미콘, 네페스, LB세미콘 등 4곳에 불과하다. 국내 OSAT 기업들은 삼성전자·SK하이닉스의 혜택을 많이 받지 못했는데, 소품종 대량생산의 메모리 특성으로 삼성전자와 SK하이닉스가 직접 후공정 처리했고, 최근에야 파운드리 중요성이 부각되면서 수주가 증가했다.

삼성전자는 2021년 세계 패키징 매출 31억 달러, 2022년 40억 달러로 세계 6위를 기록했다. 인텔, TSMC에 비해 패키징 후발주자로 2021년 15억 달

러 등 대규모 투자를 단행하고 있다. 후공정 분야 중 패키지 솔루션 기술은 TSMC에 비해 상대적으로 열세이다. 그동안 패키징 작업을 ASE 등 대만의 외부 전문업체(OAST)에 위탁했으나 첨단 패키징 기술의 중요성이 커지자 최근 들어 TSMC와 마찬가지로 직접 수행하고 있다.

표 3에서 보듯이 2019년 삼성전기의 FO-PLP 기술을 인수해 패키징 기술을 보강했다. 2021년에는 2.5D 패키징 기술 'H-큐브(Hybrid-Substrate Cube)'를 공개했다. 표 4에서 보듯이 H-Cube는 네트워크용 고사양 반도체에 사용되는 기술이다. HBM 탑재로 대면적 기판 제작의 어려움을 극복하며, 메인 기판 아래 보조기판 추가해 시스템 보도와 연결성을 확보한다. 2024년부터 3D 패키징을 본격 선보일 계획이다[5].

2024년부터 반도체 패키징 기술인 'SAINT(Samsung Advanced INter connection Technology)'를 활용한 3D 패키징을 본격적으로 선보일 계획이다[11].

첨단 패키징 기술개발을 위해 2023년 전담부서인 어드밴스드 패키징(APV) 사업팀을 발족하고 첨단 패키징 기술에 18억 달러 이상을 투자할 방침이다. TSMC 출신 전문가인 린준청을 2022년 영입했다[12]. 2023년 6월 27일 '삼성 파운드리포럼 2023'에서 "패키징 기술을 고도화하고, 관련 생태계를 키우겠다."라며 TSMC와의 패키징 전면전을 예고했다[13].

TSMC가 강세를 보이는 FO-WLP도 2023년 후반기부터 2023년 10월 구글의 공개 예정인 스마트폰 '픽셀8'의 AP 텐서3와 4분기부터 신규 갤럭시 스마트폰에 탑재될 '엑시노스' AP에 기준 4나노 공정을 활용하면서 처음으로 도입할 예정이다[14]. 기존 Packaging-on-Packaging(PoP) 방식보다 전력대비 성능이 우수하고 방열 성능을 높일 수 있다[15].

그리고 2023년 6월 세계 최초로 무인 반도체 패키징 라인을 가동하고 있다. 공정 대기와 이동시간을

절감해 생산성이 향상된다. 또 교대 근무 최소화로 직원 건강과 삶의 질을 개선하고, 무인화 공정으로 제조인력의 85%를 줄이며 설비고장 발생률이 90% 감소했고, 설비효율은 두 배 향상되었다. 현재 패키징 라인 중 무인화 비중은 약 20%로 2030년까지 전체 패키징 공장을 무인공장으로 전환할 계획이다[16].

삼성전자는 첨단 패키징 라인의 거점인 천안사업장 생산라인2(C2)의 본격 가동을 위해 2024년 8월부터 패키징 장비를 반입할 예정이다. 천안사업장은 반도체 패키징 1위 목표를 위해 HBM 양산 패키징 라인으로 증설을 진행 중이다[17].

3. 인텔(Intel)

미국 정부는 반도체 패권을 쥐려면 패키징 없이는 불가능하다고 인식하고 있으며, 반도체지원법으로 패키징 산업을 육성하려고 한다. 반도체 지원 2022~2026년 예산 500억 달러 중 첨단 패키징 분야에 2022년 25억 달러를 편성했다.

인텔은 2021년 패키징 매출 53억 달러, 2022년 매출 55억 달러로 ASE, Amkor에 이어 세계 3위의 패키징 업체이다. 품목별 매출을 보면 FCBGA가 92.7%로 대부분을 차지하고, 3D 적층 6.4%, EMIB 가 0.9%를 점유하고 있다. 웨이퍼 생산은 FCBGA 98.57%, 3D 적층 1.4%, EMIB 0.03%의 순이다.

2030년 파운드리 시장에서 2위에 오르겠다고 목표를 세우고 있다. 파운드리 미세공정에서 TSMC 및 삼성전자에 뒤지고 있지만 패키징 기술에선 장기간의 업력으로 인한 뛰어난 경쟁력을 갖고 있다[18].

인텔은 패키징 분야의 강점을 살려 타 경쟁업체들의 생산까지 위탁해주는 ‘개방형 파운드리’를 제시하고 있다[19]. 2022년 2월 인텔은 반도체 설계부터 생산, 패키징, 테스트, 검사까지 반도체 전체 생산과정을 모듈처럼 나눠 고객사에 제공하는 ‘시스

템 파운드리’ 전략을 발표했다.

TSMC와 삼성전자가 파운드리와 첨단 패키징을 결합한 텐키 서비스를 제공하는 반면, 인텔은 고객사들이 각자의 입맛에 맞게 분야별로 각자의 취향대로 타 업체에 공정을 맡길 수 있는 전략을 취하고 있다[20].

인텔은 1972년 말레이시아 페낭에 첫 패키징 공장을 완공한 이후 51년간 투자해 페낭을 세계적인 반도체 패키징 기지로 조성했다. 페낭에 인텔을 비롯해 브로드컴 · 웨스턴디지털 · ADI · 도시바 · 르네사스 등이 핵심 생산 · 연구시설을 보유하고 있다.

인텔의 첨단 패키징 기술은 2019년 개발된 3D 패키징 적층기술 ‘포베로스’를 기반으로 하고 있다. 기존 패키징 대비 적은 면적을 차지하면서 신호 지연과 전력 소모를 줄일 수 있다. 인텔은 2023년 출시된 코어 프로세서 ‘메테오레이크’에 이 기술을 적용했다.

인텔은 이 기술을 더 발전시켜 반도체에 구멍을 뚫어 칩을 연결하는 실리콘관통전극(TSV)과 구리 기둥을 함께 활용해 전력 효율성을 높인 ‘포베로스 옴니’와 실리콘을 구리로 연결해 전력 효율성을 높인 ‘포베로스 다이렉트’를 통해 칩을 양산하고 있다[21].

기존 공장은 핵심 후공정 거점 역할을 수행하고 있고, 2023년 하반기 출시된 인텔 PC용 14세대 CPU ‘메테오레이크’와 최신 AI CPU, GPU 등이 미국에서 전공정과 핵심 패키징을 끝내고 조립 · 테스트 과정을 거친다[22].

인텔은 2023년 첨단 패키징 설비에 47억 5,000만 달러를 투자했다. 2021년 미 뉴멕시코에 35억 달러를 들여 2.5 · 3D패키징 전문 첨단 패키징 공장 확장계획을 발표했다. 독일에 팹(Fab), 프랑스에 R&D 및 디자인기지, 아일랜드 · 이탈리아 · 폴란드 · 스페인에 R&D기지, 제조시설, 파운드리 서비스를 투자할 계획이다.

IV. 결론 및 시사점

첨단 패키징 분야에서 국내 기술 수준은 패키징 산업 기반이 취약해 대만 TSMC의 첨단 패키징 기술이 국내보다 10년이나 앞서 있다고 전문가들은 평가하고 있다[23].

TSMC는 2016년 2.5D 기술인 'CoWoS(Chp-on-Wafer-on-Substrate)' 기술을 최초로 상용화해 애플 아이폰의 파운드리 물량을 수주하였다. 높은 수율의 미세공정 기술력과 종합 패키징 서비스를 결합해 애플 아이폰 및 아이패드에 적용되는 모바일 AP 성능이 향상되었고, TSMC와 삼성전자, 인텔과의 파운드리 격차는 점점 더 확대되었다.

국내 패키징 기술은 단순 범핑-웨이퍼 테스트-최종 테스트-모듈 등 부가가치가 낮은 편이나, 최근 SiP, MCP 등 패키징 기술을 개발하고 삼성전자가 기술개발을 추진해 첨단 패키징의 고급기술 수준이 향상될 전망이다. 삼성전자는 2023년 어드밴스트 패키징(APV) 사업팀을 설립해 본격적으로 첨단 패키징을 개발하고 있다.

첨단 패키징 산업 발전을 위해 우리에게 주는 시사점을 도출해보면 첫째, 대만과 같은 균형 있는 반도체 생태계 조성이 필요하다. 대만의 글로벌 반도체 산업 위상은 TSMC, UMC 등에 힘입어 파운드리 세계 1위, 리얼텍, 미디어텍 등으로 미국에 이어 세계 팹리스 2위, ASE, TSMC, PTI 등으로 세계 패키징 및 테스트 1위이다. 이렇게 반도체 각 분야가 균형 있게 발전하여 파운드리와 패키징 분야에서 세계 최고의 기술력과 위상을 확보하여 애플, 앤비디아, AMD 등을 고객으로 두고 있다.

반면 우리나라에는 패키징 전문업체가 규모가 영세하고 산업구조가 메모리에 편중되어 세계 10대 반도체 후공정(OSAT), 패키징 · 테스트 기업에 국내 기업은 전무하다.

국내 OAST 업체들은 규모가 작고, 기술력이 떨어지며, 파운드리 및 IDM의 첨단 패키징 시장 진입으로 위기에 직면하고 있다. 삼성전자, SK하이닉스의 비(非) 프리미엄 제품은 외주 후공정업체에 의존하고 있다. 앞으로 비용을 절감하고 효율을 높이려면, 팹리스 · 파운드리 · 패키징 · 테스트 기업 간 공급망 생태계를 갖춰야 한다. 대기업들은 Top Tier 기술개발 및 대표기술 리딩업체로 반도체 및 Soc 설계 등 최첨단 기술을 선도하고, OAST 업체들은 2nd Tier 기술개발 및 대기업과의 기술지원/협업으로 역할을 분담해 첨단 패키징 산업 발전을 견인해야 할 것이다[24].

둘째, 첨단 패키징 기술개발 및 인재양성이다. 그동안 전통적인 패키징은 저렴한 인건비에 의존하는 노동집약적 산업으로 대만, 중국, 말레이시아 등이 경쟁력 우위를 유지하였다. 그러나 현재 첨단 패키징은 TSMC나 인텔이 3D 패키징을 개발했듯이 반도체 제조처럼 변모하여 고급 인력이 기술개발을 주도하고 있어 첨단 패키징 기술개발 · 고도화에 주력해야 한다[25].

셋째, 후공정 중심의 종합적인 사업 추진이 필요하다. 2017~2019년 패키징 분야 정부 R&D 투자액은 연 16.1% 증가하고 있으나 대부분 사업 내 개별 과제 수준으로 패키징 등 후공정 사업이 필요하다[26]. 패키징 기술은 상당한 기간이 지나야 성과가 나오기 때문에 끈기 있게 기다려야 한다[2].

넷째, 이종집적시대의 도래와 과감한 투자이다. 차세대 반도체기술로 이종집적 기술이 부상하고 있다. TSMC는 이종집적기술에서도 선두를 달리고 있다. 삼성전자도 첨단패키지협의체를 출범시키고 이종집적시대를 주도하겠다는 의지를 표명하고 있다. 첨단 패키징 분야에서 선도적이고 도전적인 연구개발 투자가 필요하다[9].

용어해설

HI(Heterogeneous Integration) 이종접합패키징으로 개별적으로 제조된 여러 구성요소(프로세서, 메모리, 센서, 광, MEMS 소자 등)를 단일 칩 크기에 준하는 수준으로 조립 및 포장

OAST(Outsourced Semiconductor Assembly and Test) 반도체 공정에서 패키징(조립)과 테스트 부분을 외주 받아 수행하는 업체로 대만의 ASE, 미국의 Amkor, 중국의 JCET, 국내의 하나마이크론, SFA세미콘, 네पेस 등이 있음

SiP(System in Package) 서로 다른 기능의 소자들을 하나의 패키지화하는 방식으로 소자 간 접속경로를 줄여 고성능, 우수한 전기적 특성을 보임

약어 정리

FC	Fan-Chip
FO	Fan-Out
TSV	Through Hole Via

참고문헌

- [1] 조선일보, “반도체, 이젠 쌓고 자르고 연결하는 ‘패키징’이다.” 2023. 10. 11.
- [2] 채명식, 여성율, “반도체 후공정(패키징),” KISTEP 기술동향 브리프, 2020-16호, 2020, pp. 1~3.
- [3] Yole Intelligence, Status of the Advanced Packaging Industry 2023 Report, 2023.
- [4] 한국경제신문, “메모리 · GPU를 하나로…삼성 · TSMC ‘첨단패키징’ 전쟁.” 2023. 8. 2.
- [5] 중앙일보, “삼성 먼저 3나노 꺼냈는데, TSMC에 매달리는 글로벌거울 왜?” 2023. 7. 3.
- [6] 조선일보, “TSMC 첨단패키징 병목…엔비디아 AI반도체 공급, 벽에 부딪힐 수도.” 2024. 2. 25.
- [7] 전자신문, “한국 패키징은 왜 대만에 항상 뒤질까.” 2023. 8. 24.
- [8] 서울파이낸스, “TSMC · 삼성전자 · 인텔, 치열해진 파운드리… 패키징으로 승부.” 2023. 7. 14.
- [9] 중앙일보, “반도체 ‘신향로 개척시대’ 이끌 이종집적.” 2023. 11. 14.
- [10] 브릿지경제, “‘삼성 · SK · TSMC · 인텔’ 반도체 패키징 ‘올인’ 승부수.” 2024. 2. 22.
- [11] 한국경제신문, “삼성이 100조원 시장 선수쳤다.” 2023. 11. 13.
- [12] 파이낸셜뉴스, “‘삼성이 TSMC 인재 모셔온 이유 있었네’… HBM發 지각변동에 ‘이 시장’ 큰다.” 2023. 10. 16.
- [13] 한국경제신문, “TSMC에 10년 뒤쳐진 삼성전자…추격 ‘승부수’ 던졌다.” 2023. 7. 31.
- [14] 전자신문, “FO-PLP 꺼낸 삼성, TSMC 추격 고삐.” 2023. 9. 14.
- [15] 비즈니스포인트, “삼성전자 파운드리 패키징 투자성과 임박.” 2023. 9. 4.
- [16] 전자신문, “삼성전자, 세계 최초 첨단패키징 무인화 라인 가동.” 2023. 8. 31.
- [17] 뉴스토마토, “첨단 패키징 사활…삼성, 8월 천안에 장비 반입.” 2024. 2. 22.
- [18] 서울경제신문, “인텔, 유리기판에 1조 투자, 2030년 완성 때는 패키징에 지각변동.” 2023. 9. 18.
- [19] 중앙일보, “주상복합 반도체 시대 온다.” 2023. 8. 31.
- [20] 한국경제신문, “‘TSMC서 만든 칩도 패키징 해주겠다’…인텔, 정반대 승부수.” 2024. 2. 22.
- [21] 조선일보, “인텔 파운드리, 칩 생산 넘어 ‘시스템 파운드리’로 AI 대응 나선다.” 2024. 2. 22.
- [22] 서울경제신문, “비상하는 인텔의 펠리컨 프로젝트.” 2023. 8. 22.
- [23] 지디넷코리아, “대만이 썩쓸이한 반도체 후공정산업…한국은 10년 뒤쳐져.” 2023. 2. 22.
- [24] 하나마이크론, “반도체 패키징에서의 OAST 업체의 역할과 기대.” 반도체 패키징 발전전략 심포지엄, 2023. 11. 8.
- [25] 한국경제신문, “‘패키징 인재’ 쟁탈전.” 2023. 12. 24.
- [26] 중앙일보, “문제는 후공정이야, TSMC의 마무리투수가 무서운 이유.” 2023. 9. 24.