

RF 저잡음증폭기(LNA) 설계에 관한 연구

A Study on Design of Radio Frequency Low Noise Amplifier

배창호(C.H. Bae) 기술기초연구팀 연구원
조평동(P.D. Cho) 기술기초연구팀 책임연구원, 팀장
장호성(H.S. Chang) 홍익대학교 전기전자컴퓨터공학부

마이크로파대 이상의 높은 RF 전파는 신호레벨이 비교적 작고 간섭현상에 매우 민감한 특성을 가지고 있다. 따라서 이러한 미소한 입력전파의 수신시 수신기 전체의 감도를 높이고 잡음을 저감시킬 목적으로 사용되는 고주파 증폭기가 저잡음 증폭기이다. 본 고에서는 LNA의 기본적 특성분석과 지능형교통시스템에 응용되는 5.8GHz대 단거리전용통신용 LNA를 구현하기 위한 기본 FET 증폭기의 전기적 특성을 연구하고 직렬 계환에 의한 최소잡음과 최소 입력 정재파비의 최적 설계 파라미터를 도출하였다.

I. 서론

오늘날 무선통신 기술의 진보는 디지털 시대를 맞아 새로운 국면을 보이고 있다. 특히, 최근에는 RF (Radio Frequency) 소자의 개량도 있었지만, 논리 회로나 DSP(Digital Signal Processor)로 대표되는 디지털 신호처리 기술의 기술혁명에 의해 디지털 신호처리가 무선통신 기술과 융합되어 무선통신 기술은 급속한 진보와 함께 새로운 차원의 기술혁신을 이루고 있다. 더욱이 무선통신 분야에서는 휴대전화와 전자 메일이나 인터넷의 접속 및 각종 정보검색 등에 각종 정보 서비스가 접속되어 이동성이 유감없이 발휘되고 있어 사용자의 편리성 측면에서 보면 무선통신이 최고의 수단으로 부상하고 있다[5, 10]. 이에 따라 세계적으로 무선의 어플리케이션은 음성은 물론 비음성 분야까지 수년간 지속적으로 증가 추세에 있으며 면허가 필요하지 않은 특정 소전력 무선국 및 ISM대 주파수 등의 개방에 의해 2GHz 이하의 주파수 스펙트럼이 거의 남김없이 사용되고 있어 활용 가능한 주파수 스펙트럼이 부족한 소위

주파수 자원이 고갈되는 사태에 이르고 있다. 이러한 상황에서도 무선통신 수요의 요구는 계속되고 있어 최근의 기술은 밀리파, 마이크로파 등 수 10GHz 이상의 높은 주파수 스펙트럼대로 이전하고 있으며 보다 높은 효율과 기술적으로 뛰어난 무선통신 방식이 연구되고 있다. 그러나 마이크로파대 이상의 높은 RF 전파의 응용은 파장이 매우 짧아 가시거리 통신에 이용되므로 전송 손실이 크고 프린트 기판상에서 소자의 접합이나 평면회로의 구성이 매우 곤란한 단점이 있다. 그리고 마이크로파대 전파는 취급하는 신호 레벨이 비교적 작고 유도나 간섭 현상에 매우 민감한 특징이 있다. 따라서, 마이크로파대 응용에서는 열잡음이나 유도잡음의 저감 기술이 핵심 기술이 되므로 마이크로파대 수신기에 사용되는 초단 고주파 증폭기는 미소한 입력 전파를 요구되는 신호 레벨까지 적은 잡음 상태에서 증폭하도록 특별히 저잡음 증폭기(Low Noise Amplifier: LNA)로 설계한다 [27]. 결국, LNA는 전파손실이 큰 가시거리의 통신 회선 등 미소한 입력전파의 수신전파에 대해 사용되어 수신기 전체의 감도를 높이고 잡음을 저감시키는

것을 목적으로 하는 고주파대 증폭기로서 동작된다. 이와 같은 마이크로파 증폭기의 설계에서는 입력단단의 임피던스 정합회로 및 특성 파라미터를 최적화시키는 일이 매우 중요하다. 일반적으로 마이크로파대 증폭기의 설계에 있어서는 소신호(small signal) 증폭기의 경우, 산란계수(scattering parameter)와 마이크로스트립(microstripline)에 의한 임피던스 정합회로를 기초로 설계된다. 그러나, 대부분의 트랜지스터들은 매우 큰 임피던스 부정합으로 나타나기 때문에 결과적인 주파수 응답은 협대역이 된다[3]. 무선 LAN(Wireless LAN), 단거리전용통신(Dedicated Short Range Communication: DSRC) 등 2.4GHz 이상의 대역에 적용되는 마이크로파 증폭기는 대역폭이 10% 정도이므로 협대역으로 판단할 수 있으며, 적용되는 능동소자(active device)는 주로 GaAs MESFET, HEMT 및 쌍극자 트랜지스터(BJT) 등을 이용한다[4, 7-9]. 이러한 능동소자의 특성 파라미터는 산란계수로 표현되므로 이 산란계수에 의하여 적용시키려는 마이크로파 증폭기를 설계하는 것이 적절하다. 일반적으로 GaAs FET와 HEMT는 소신호를 이용한 2~20GHz 저잡음 증폭기 및 고이득, 비교적 낮은 레벨의 선형전력 증폭기에 사용되고 있으며, 40GHz 까지도 응용이 가능하다[11, 14, 18, 22]. 한편 BJT는 경제성이 요구되는 경우에 3GHz 이하의 주파수대역까지 저잡음과 고이득, 선형전력 증폭에 사용되며, 최근에는 HBT를 이용하여 고출력까지 증폭기를 설계한다[16, 20, 25, 29]. 본 연구에서는 지능형교통시스템(Intelligent Transport System: ITS)에 응용되는 5.8GHz대 DSRC용 LNA를 구현하기 위하여 기본 전계효과 트랜지스터(Field Effect Transistor: FET) 증폭기의 전기적 특성을 연구하고 직렬 케환에 의한 최소 잡음과 최소 입력 정재파비(Voltage Standing Wave Ratio: VSWR)의 최적 설계 파라미터를 도출하였다. 실험에 사용한 LNA는 NEC의 MESFET NE34018이며, 시뮬레이터는 Serenade V.7.5이다. 실험에서는 FET의 source 접지 증폭기를 기준하여 39ohm의 직렬 Drain 저항을 접속한 경우와 source에 약 0.9nH 정도의 인덕

터를 부가하여 직렬 케환한 경우에 대하여 각각 이득, 잡음지수 VSWR 및 안정도에 대해 시뮬레이션을 수행하였다[6, 21, 28]. 시뮬레이션 결과, 인덕터 또는 저항에 의한 직렬 케환 방식이 비케환에 비해 약 3~4dB 정도 이득이 감소되었으나, 입력 VSWR이 크게 개선되고 0.95dB의 NF, 1.005의 안정도 K를 얻을 수 있어 LNA에서 요구되는 특성과 잘 일치하고 있다. 여기에서 특히 케환 소자에 인덕터를 사용하는 경우에는 저항 케환에 비해 이득이 1dB 정도 감소하지만 입력 VSWR이 1.43으로 대폭 개선되고 안정도 K도 약간 증가하는 성능 개선 효과를 보였다[2].

II. LNA 특성 해석

원거리에서 양질의 통신을 하기 위해서는 송신기의 출력을 크게 하거나 수신기의 감도를 좋게 하는 방법이 사용된다. 그런데 송신기의 출력을 크게 하는 방법은 송신기 출력단 전력용량의 한계와 장비에 미치는 영향, 그리고 경제성 등의 이유 때문에 바람직하지 못하며 상대적으로 수신기의 감도를 좋게 하는 방법이 선호된다. 수신기의 감도는 잡음으로부터 수신신호를 분리해 내는 정도를 나타내는 Noise Figure로도 그 특성을 나타낼 수 있으며, NF가 낮을수록 감도가 좋아 전체 수신기의 이득을 좌우하므로 여기에 LNA를 주로 사용한다.

1. 저잡음 증폭기(LNA)

RF를 비롯한 마이크로파 증폭기는 이용하려는 주파수 대역에 따라 협대역(narrow band) 또는 광대역(wideband) 증폭기로 대별된다. 또 이들 증폭기들은 사용하는 신호 레벨 정도에 따라 최대이득(Maximum gain) 또는 최대전력(Maximum power)을 목표로 설계되는 선형전력 증폭기(Linear Power Amplifier: LPA)와 최소잡음지수(Minimum noise figure)를 만족시킬 수 있도록 설계되는 LNA로 대별된다. LNA에는 Parametric 증폭기, 메이저(Mi-

crowave Amplification by Stimulated Emission of Radiation: MASER) 등이 있고, 각기 특징이 있으나 최근에는 반도체 기술의 발달로 파라메트릭 증폭기, GaAs FET 등이 널리 사용되고 있다. 기본적인 LNA의 종류는 다음과 같다.

가. 파라메트릭 증폭기(Parametric Amplifier)

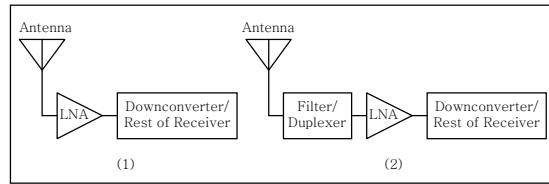
신호 주파수 f_s 와 다른 주파수 f_p 로 고주파 전력을 공급하는 발진기에서 Pump 작용에 의해 증폭된 출력전력을 얻게 만든 고주파 증폭기이다. 이 장치의 증폭작용은 극저온 상태에서 반전동작으로 이루어지며, 이때 얻어지는 출력 주파수는 $f_p - f_s$ 이다. 따라서, 증폭기의 경우에는 어느 것이나 f_s (따라서, $f_p = 2f_s$)가 된다. 단, 입력신호와 Pump의 동조가 잘 이루어지지 않으면, $f_p - f_s$ 라는 idler 주파수의 성분이 생겨 이것의 처리가 필요하다. 저잡음 특성 때문에 레이더나 우주통신용 수신기에서 널리 사용되고 있다.

나. GaAs FET 증폭기

III-IV족 화합물 반도체인 GaAs는 불순물의 확산이 곤란하여 다른 형식의 전도영역을 만들려면 이온 주입법이나 Epitaxial 성장법을 사용하여 제조하여야 한다. 그러나 GaAs는 에너지 대역 갭이 간극 300K에서 43eV로 비교적 큰 특징이 있어 물질의 저항률을 높이고 결정이 서로 다른 영역을 쉽게 격리시키는 성질이 있으며, 특히 캐리어 이동도가 전자에서 $0.86 \sim 1.10m^2/V \cdot s$ 정도로 높으므로 고속 동작의 반도체 소자를 제조하기에 적합한 특징이 있다. 이와 같은 특성에 의해 GaAs는 Schottky Gate FET로 만들어 고속 논리회로로 이용하거나 Gunn Diode와 같은 마이크로파 소자 및 초고파대 증폭기로서 널리 사용된다[30, 31].

2. System Noise Figure

LNA는 안테나에 의해 수신된 미약한 RF 신호를



(그림 1) LNA 시스템 구현도: (1) 보다 덜 민감한 LNA 입력 정합, (2) 보다 더 민감한 LNA 입력 정합

Down Converter나 그 밖의 수신기 회로에서 처리하기 적당한 레벨의 신호로 증폭하기 위하여 사용된다. 따라서 LNA는 (그림 1)에 보인 바와 같이 Antenna와 Down Converter/Rest of Receiver 사이에 위치하며, 양쪽의 임피던스 정합 역할도 수행하므로 LNA 설계 시에는 전파 환결과 Up/Down Converter의 전기적인 특성을 고려하여 성능 사양을 결정한다. 그러나 LNA 입력 정합의 중요성은 응용 용도에 크게 의존한다. 예를 들면, 위성 수신기와 같이 단지 수신만을 목적으로 하는 시스템에서는 (그림 1)의 (1)과 같이 LNA는 Antenna에 직접 접속된다. LNA 입력 정합은 일반적으로 최소잡음지수를 실현하도록 설계하나 상대적으로 큰 입력 부정합을 수용하며 전체 시스템의 성능은 부정합에 의해 거의 영향받지 않는다.

이에 대해 Full Duplex 장치에서는 송신부와 수신부가 공통 안테나를 공유한다. 예를 들면, CDMA나 AMPS Cellular 전화에 있어서는 Duplexer가 안테나에 대해 송신과 수신 밴드를 분리한다[5, 10, 32]. 필터 또는 Duplexer가 LNA 앞에 있는 (그림 1)의 (2)에 보인 구성에서는 비정합에 의해 필터의 성능이 감소되어 전체 시스템 성능도 나빠지게 된다. 따라서 이러한 상황에서는 최소잡음은 물론 낮은 VSWR을 구현하기 위해 입력이 정합되도록 설계할 것이 요구된다. 위성 통신의 예를 들면, 수신 안테나에서 Duplexer로 들어가는 수신신호 입력 전력은 1,530 MHz~1,545MHz를 사용하는 Inmarsat-C에서는 통상 -135dBm, 최소 -142dBm이고, 1,575.42MHz ±1MHz를 사용하는 GPS는 통상 -130dBm, 최소 -147dBm 이상이다. 따라서, 안테나에서 IF-RX 단까지의 정상이득이 78~83dB이고 Gain Flatness

는 1dBpp 이내라면, RX-IF의 출력 Return Loss는 Inmarsat-C의 경우는 -12dB 이하, GPS의 경우는 -14dB 이하가 요구되며, RX Noise Figure는 Duplexer, LNA, mixer 및 cable의 손실을 모두 합쳐 Inmarsat의 경우 3dB 이하, GPS의 경우 3.5dB 이하가 요구된다. 그러나, 입력 증폭부에 LNA를 쓰지 않을 경우 입력 믹서의 Noise Figure는 대략 6dB 이고 IF Amp의 Noise Figure가 3dB라면 System Noise Figure는 최적일 때 9dB 가량 된다. 여기에 Attenuator, MMIC 등 반도체 Switch 손실을 포함한 모든 입력 손실은 Noise Figure를 그만큼 커지게 하여 LNA를 쓰지 않을 경우 최대 15dB나 될 수 있다. 이에 대해, 최적 시스템 Noise Figure는 LNA를 제일 앞단에 놓을 경우이며 3~4dB 정도 이하를 구현하는 것이 가능하다. 그러나 매우 잘 설계된 LNA가 아니라면 수신 감도의 증가보다 Gain Drift, Distortion, IMD(Intermodulation Distortion) 등의 부가적으로 발생하는 문제로 측정 시스템의 성능에 악영향을 줄 수 있으므로 LNA의 선정과 설계에 최적화를 기해야 한다. 일반적으로 입력 LNA의 이상적인 특성은 평탄한 Gain, 낮은 Noise Figure, 높은 IP_3 값을 갖는 것이 요구된다. 이상적인 LNA 특성을 만족시키기 위해서는 증폭기에서 발생하는 Distortion을 줄이고 Gain Drift를 최소화시키는 대책이 필요하다. 그러나, 이를 위해서는 증폭기에 충분한 RF 부궤환을 걸어줘야 하는데 이를 만족시키려면 대체로 전력 소모가 커지게 되는 단점이 따른다. 따라서, LNA를 Noise Figure나 Linearity 면에서 우수하게 특별 제작할 수 있으나, 일반적인 용도로서는 고가이기 때문에 가격이 저렴하고 응용이 편리한 MMIC Amp가 널리 사용된다.

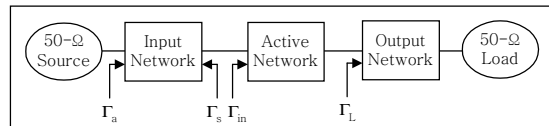
그러나, Noise Figure가 최적화된 MMIC 증폭기의 경우 Feedback Gain 부족으로 인하여 Gain의 주파수 평탄성이 떨어지며 온도 변화도 문제될 수 있다 [35]. 따라서 약간의 Noise Figure의 손실을 감수하더라도 높은 IP_3 를 갖는 MMIC를 2단 또는 3단 구성으로 사용한다. <표 1>에 2GHz대 LNA에 널리 사용되는 대표적인 MMIC의 특성을 보였다.

<표 1> 전형적인 MMIC LNA 특성

Device	Freq. (MHz)	Gain@ 10MHz	Gain@ 1GHz	NF dB	IP_3 (dBm)	I(mA)
MAR-3	DC ~ 2000	12.5	12.0	6.0	23	35@5V
MAR-6	DC ~ 2000	20	16	3.0	14.2	16@5V
UPC 2709T	DC ~ 2500	23	23	5.0	15	25@5V

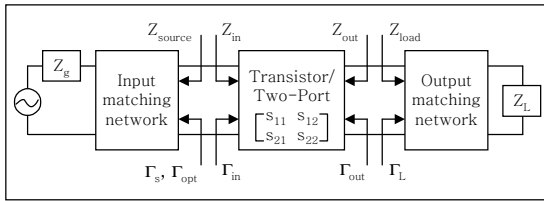
3. LNA 등가회로

일반적으로 LNA는 능동 소자를 사용하여 구성되므로 설계에서는 능동 회로망과 입력 및 출력 회로의 임피던스 정합이 매우 중요하며, 최적 설계는 Minimum Noise Figure(F_{min}), Optimum Source Reflection Coefficient(ρ) 및 Associate Gain(G_{ass})을 구현하는 것이다. 이들 LNA의 주요 설계 파라미터는 능동 소자의 Data Sheet에 Device Scattering Parameter로서 주어지며 이를 적용한 LNA의 초단 증폭 회로는 (그림 2)와 같은 block diagram으로 나타낼 수 있다.



(그림 2) 능동소자에 기초한 LNA의 초단 block diagram

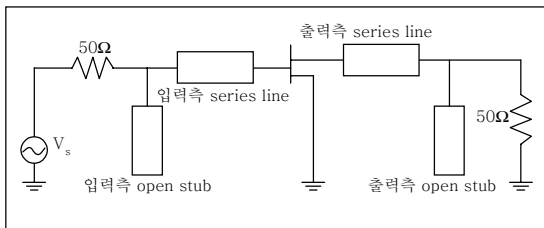
따라서, 회로망적 해석에서 LNA는 입력과 출력이 한 쌍으로 되는 4단자 회로망이며, 이러한 LNA 해석적 모델의 정합회로는 응용에 따라 (그림 3)과 같은 등가회로(Equivalent Circuit)로 볼 수 있다. (그림 3)의 등가회로에서 Single Stage Transistor 증폭기는 2-port 회로망이며, 회로망의 Noise Figure (NF)와 VSWR은 Source Impedance라고 부르는 Transistor의 입력에 인가되는 Impedance의 함수로 나타나므로 마이크로파대 증폭기의 설계에 있어서 가장 중요한 점은 전원측과 부하단의 임피던스 정합이 되는 것이다.



(그림 3) LNA의 일반화된 해석학적 형태

4. Impedance Matching

임피던스 정합에 의한 특성을 해석하기 위해 Single Stage FET LNA를 전원과 부하 사이의 결합 관계로 고찰하여 입출력의 관계를 나타내면, (그림 4)와 같이 트랜지스터 증폭소자와 입력 및 출력 임피던스 정합회로로 표시할 수 있다.



(그림 4) 기본적인 증폭기 구성도

(그림 4)에서 Source Impedance는 Z_{source} 이며, Load Impedance는 Z_{load} 이다. 따라서, 등가회로는 (그림 4)에서 보는 바와 같이 입력단은 Antenna 회로와의 결합을 위한 입력 정합회로(Input Matching Network)가 필요하며, 출력단 또한 Down Converter나 다음의 수신기 회로에 결합을 위한 출력 정합회로(Output Matching Network)가 필요하다. 이 회로에서 능동소자는 입력단과 출력단의 값이 주파수에 따른 산란계수의 값으로 주어지므로, 주어진 산란계수의 값과 전원측 및 부하단 50Ω 사이에 임피던스 정합을 이루어야 최대의 에너지를 전달할 수 있다. 한편, 마이크로파 증폭기의 전력이득(G_p)과 변환 전력이득(G_T) 및 가용 전력이득(G_A)의 관계를 2단자 회로망에 의한 임피던스 정합회로에 의하여 고찰한다. 정의에 의하면 전력이득 G_p 는 입력측의 임피던스 Z_{source} 에 무관하고, 가용이득 G_A 는 부하단의

임피던스 Z_{load} 에 무관하게 된다. 그러나, 변환이득 G_T 는 입력과 부하단의 임피던스 Z_{source} , Z_{load} 모두에 의해 영향을 받는다. (그림 4)에서 Z_0 는 2단자 회로망의 기준 특성 임피던스이고 일반적으로 종단된 2단자 회로망의 입력단은 반사계수 Γ_{in} 에 의하여 2단자 회로망의 입력 임피던스와 정합되어 있지 않다.

5. LNA의 평가척도

LNA의 주요 평가척도는 안정도, Noise Figure, 잡음-온도(Noise-Temperature) 특성, 이득 등 다수가 있으며 주파수에 대한 응답으로 나타낸다. 그 중 안정도는 임피던스의 변화에 따라 크게 변화하므로 Smith Chart로부터 안정도를 해석할 수 있다.

가. 마이크로파 증폭기의 안정도(stability)

입력단 반사계수 $|\Gamma_{in}| > 1$ 이거나 출력단 반사계수 $|\Gamma_{out}| > 1$ 의 값을 갖는다면(입·출력 단자 중 하나의 임피던스가 음의 실수값을 갖는 것을 의미한다) 발진이 일어날 가능성이 있게 된다. Γ_{in} 과 Γ_{out} 은 소스와 부하 정합회로에 의존하기 때문에 증폭기의 안정도는 정합회로에서 표현되었던 것처럼 Γ_s 와 Γ_L 에 의존하게 된다[6, 24].

산란계수의 값이 주파수에 따라 가변되므로 설계하려는 주파수대에서 안정 상태에 있더라도 다른 주파수에 대하여도 안정 또는 불안정한 관계를 규명할 필요가 있다.

1) 무조건 안정: 모든 수동 소스와 부하 임피던스에 대해서 다음 식이 성립하면 회로는 무조건 안정하다.

$$|\Gamma_{in}| < 1 \text{ 이고, } |\Gamma_{out}| < 1$$

$$(\text{즉, } |\Gamma_s| < 1 \text{ 이고, } |\Gamma_L| < 1)$$
(1)

2) 조건부 안정: 전원부와 부하 임피던스의 어떤 범위에서 다음 식이 성립하면, 회로는 조건적으로 안정하다. 이것은 잠정적 불안정 상태라고 말할 수 있다.

$$|\Gamma_{in}| < 1 \text{ 이고, } |\Gamma_{out}| > 1$$
(2)

회로의 안정 조건은 주파수에 의존한다. 따라서 설계한 주파수에 대해서는 안정하고 다른 주파수에 대해서는 불안정할 수 있는 경우가 증폭기에서는 있을 수 있다. (1)과 (2)에 이 조건을 적용하여 무조건적으로 안정하기 위해 Γ_s 와 Γ_L 이 다음을 만족해야 한다.

$$\begin{aligned} |\Gamma_{in}| &= \left| S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1-S_{22}\Gamma_L} \right| < 1, \\ |\Gamma_{out}| &= \left| S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1-S_{11}\Gamma_S} \right| < 1 \end{aligned} \quad (3)$$

만일 소자가 unilateral하다면 $|S_{11}| < 1$ 이고 $|S_{22}| < 1$ 이면 무조건 안정하기에 충분하다.

나. 스미스 차트(Smith Chart)

(3)은 증폭기가 안정하게 될 Γ_s 와 Γ_L 범위를 정의하고 있고 그 범위를 구하기 위해 스미스 도표상에 입출력 안정 원을 그리면 된다[1].

1) 출력 안정 원

안정 원은 $|\Gamma_{in}|=1$, $|\Gamma_{out}|=1$ 에 대한 궤적을 그리고 이때 원은 안정과 잠정적 불안정 사이를 경계한다. 중심 C_L 과 반경 R_L 에 대한 식은 다음 식으로 표시된다.

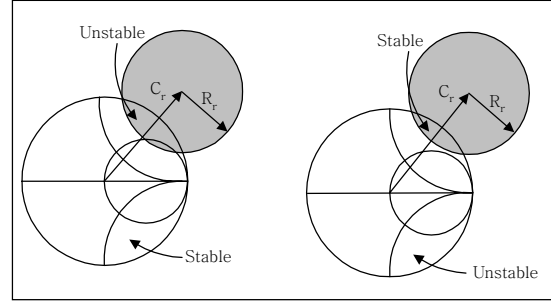
$$\begin{aligned} \text{중심: } C_L &= \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2}, \\ \text{반경: } R_L &= \frac{S_{12}S_{21}}{|S_{22}|^2 - |\Delta|^2} \end{aligned} \quad (4)$$

2) 입력 안정 원

S_{11} 과 S_{22} 를 바꿈으로써 입력 안정 원에 대한 식도 얻을 수 있다.

$$\begin{aligned} \text{중심: } C_S &= \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2}, \\ \text{반경: } R_S &= \frac{S_{12}S_{21}}{|S_{11}|^2 - |\Delta|^2} \end{aligned} \quad (5)$$

(그림 5)와 같이 $|S_{11}| < 1$, $|S_{22}| > 1$ 에 대해 생각해 보면 $Z_L = Z_0$ 로 고정시키면 $\Gamma_L = 0$ 가 되고 (3)으로부터 $|\Gamma_{in}| = |S_{11}|$ 이 되며, 만일, $|S_{11}| < 1$



(그림 5) 안정된 소자에 대한 출력 안정 원

이면, $|\Gamma_{in}| < 1$ 이 되기 때문에 $\Gamma_L = 0$ 는 안정영역에 있어야만 한다. 이것은 스미스 도표의 중앙($\Gamma_r = 0$)은 안정영역이며, 따라서 안정 원 밖의 스미스 도표의 모든 영역은 안정영역이 된다. 유사하게 $|S_{11}| > 1$ 이면 안정 원과 스미스 도표가 겹치는 부분만이 안정영역이 된다. 비슷한 결과를 입력 안정 원에 대해서도 적용할 수 있다. 또 다른 방법으로 증폭기 안정화 상수를 이용한다.

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|}, \quad \Delta < 1 \quad (6)$$

(6)을 만족하면 무조건 안정하게 된다. 스미스 도표상의 안정 원을 그리기 위하여 (4)와 (5)로 입력 안정 원을 그린다. (6)에 의하여 Y_s 와 Y_{opt} 를 Γ_s 와 Γ_{out} 의 식으로 나타내면, 다음과 같이 균일한 잡음지수를 갖는 원이 된다.

$$Y_s = \frac{1}{Z_0} \frac{1 - \Gamma_s}{1 + \Gamma_s}, \quad Y_{opt} = \frac{1}{Z_0} \frac{1 - \Gamma_{opt}}{1 + \Gamma_{opt}} \quad (7)$$

$$\begin{aligned} \text{중심: } C_F &= \frac{\Gamma_{opt}}{N + 1}, \\ \text{반경: } R_F &= \frac{\sqrt{N(N + 1 - |\Gamma_{opt}|^2)}}{N + 1} \end{aligned} \quad (8)$$

이 원에서 Γ_s 를 잡은 후 부하 반사계수는 최저 잡음지수(noise figure)와 출력에서 최적의 VSWR을 얻기 위한 최대이득 공급에 맞추어서 선택된다.

$$\Gamma_L = \left(S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S} \right)^* \quad (9)$$

Γ_s 와 Γ_L 을 구한 후부터는 앞의 증폭기 설계 방법과 동일하게 설계된다.

III. 마이크로파 LNA 설계

DSRC용 LNA와 같은 협대역 증폭기에서 잡음지수는 약 1dB 정도로 하면 무난하고 최대이득과 최소잡음은 동시에 얻을 수 없다. 따라서 다단 증폭기로 설계하는 경우 첫 단은 주로 저잡음(low-noise)을 위주로 설계해야 하며 그 다음 단부터는 이득에 중점을 두고 설계한다. 설계 과정에서는 먼저 1단 FET의 기본 증폭회로에서 저잡음을 구현하기 위한 파라미터를 도출하고 이를 기본으로 하여 2GHz대의 2단 BJT LNA 및 2단 MESFET LNA를 설계한 후, 각각의 특성을 평가하여 최종적으로 5.8GHz 대역에 적용한다.

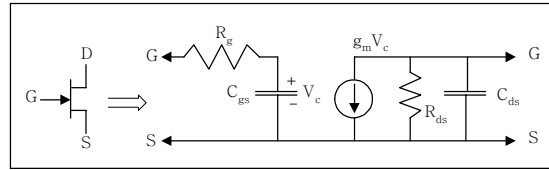
1. 1단 FET의 직렬 궤환 설계

1928년 H. Nyquist는 어떤 임피던스로부터 발생하는 잡음은 그것의 저항 성분에 의해 결정되는 것을 보였다[15]. 결과적으로 만일 손실이 없는 이상적인 소자가 궤환을 걸기 위해 사용되었다면, 최소 잡음 측정에는 영향을 주지 않는다[19]. (그림 6)은 FET 능동 소자의 Symbol과 간단한 증폭기 모델을 보인 것이며, (그림 7)은 (그림 6)의 FET source 단자에 직렬로 이상적인 인덕터를 추가한 것이다. (그림 7)에서 source와 ground 사이의 추가적인 인덕턴스는 LNA의 고유한 성능 사양을 성취하기 위한 손실없는 직렬 부궤환을 제공한다[1]. (그림 7)의 회로에서 내부 C_{gs} capacitor 양단에 걸리는 전압 V_c 는 다음 식으로 된다.

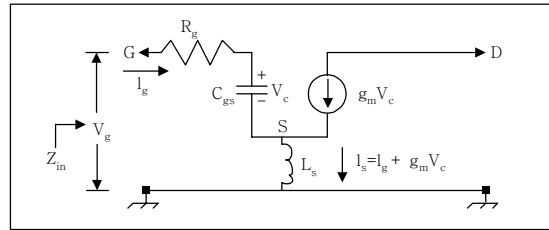
$$V_c = I_g \frac{1}{sC_{gs}} \quad (10)$$

여기에서, s 는 복소 주파수 변수이고 $s = \sigma + j\omega = j\omega$ 로 나타낸다.

따라서, 입력 임피던스 Z_i 는 다음 식으로 계산된다.



(그림 6) FET 심볼과 단순화된 FET 모델



(그림 7) 외부 소스 인덕터를 가진 FET 모델

$$Z_i = \frac{V_g}{I_g} = \frac{I_g R_g + V_c + I_s s L_s}{I_g} \quad (11)$$

(11)에 $V_c = I_g \frac{1}{sC_{gs}}$, $I_s = (I_g + g_m V_c)$ 를 각각 대입하면 다음 식이 된다.

$$Z_i = \frac{I_g R_g + \frac{I_g}{sC_{gs}} + (I_g + g_m V_c) s L_s}{I_g} \quad (12)$$

다시 $V_c = I_g \frac{1}{sC_{gs}}$ 을 대입하고 I_g 로 나누면

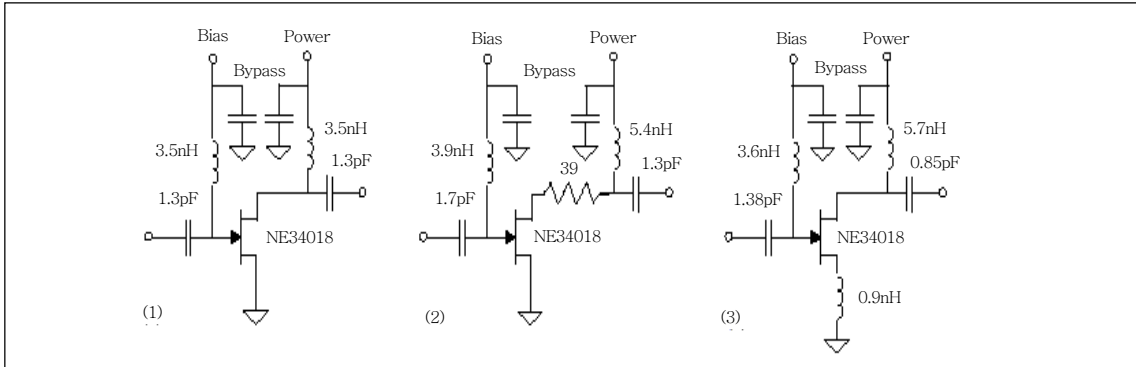
$$Z_i = \frac{I_g R_g + \frac{I_g}{sC_{gs}} + (I_g + g_m V_c) s L_s}{I_g}, \quad (13)$$

(13)을 재정렬하고 마지막 행의 I_g 를 소거하면 결과는 다음 식으로 된다.

$$Z_i = R_g + \frac{L_s}{sC_{gs}} + sL_s + \frac{g_m \frac{I_g}{sC_{gs}} s L_s}{I_g} \quad (14)$$

$s = j\omega$ 를 대입하면 위 식은 입력 임피던스 Z_i 는 주파수의 함수로서 주어진다.

$$Z_i = R_g + g_m \frac{L_s}{C_{gs}} + j(\omega L_s - \frac{1}{\omega C_{gs}}) \quad (15)$$



(그림 8) 세 가지 LNA 구성: (1) 소스 접지형(잠재적으로 불안정), (2) 저항을 추가하여 안정화를 기한 소스 접지형, (3) 직렬 귀환을 위한 소스 인덕터

이것은 새로이 합성된 FET의 입력 임피던스이다. (14)를 확실히 정의하기 위해 다시 쓰면 다음 식으로 된다.

$$Z_i = R_g + R_a + j(X_{ls} - X_{cgs}) \quad (16)$$

여기에서 $R_g = g_m \frac{L_s}{C_{gs}}$ 는 실효적으로 부가되는 입력 저항이다.

궤환이 없는 FET의 입력 임피던스는 (그림 6)의 검증에 의해 $Z_i = R_g - jX_{cgs}$ 로 쓸 수 있다. 즉 (14)는 궤환이 FET의 입력 임피던스에 $R_g + jX_{ls}$ 를 추가함을 나타낸다.

이상의 결과로부터 실수(저항성) 성분은 $g_m L_s / C_{gs}$ 와 같고 정(+)의 리액턴스 성분과 마찬가지로 입력 임피던스에 가해지게 된다. 이들 모두의 효과는 Z_i 를 Γ_{opt}^* 로 가까이 이동시킨다. 이것은 여기에 걸리는 궤환의 크기와 주파수에 대해 G_{opt} 가 알아볼 정도로 변화되지는 않는 것을 보인다. Hewlett-Packard는 Application Note에서 그들의 저잡음 GaAs FET들에 대해 유사한 결과를 보이고 있으며, Γ_{opt} 는 source 임피던스의 추가에도 상대적으로 변화하지 않고 남아 있음을 언급하였다[23]. 따라서, Z_i 가 Γ_{opt}^* 에 가까이 이동함으로써 스미스 차트상의 잡음 정합과 이득 정합 사이의 거리는 감소하고, 이득과 잡음 정합이 동시에 용이하게 됨을 알 수 있다[17, 26]. 그러나, 궤환이 음이기 때문에 이득이 감소하고 궤환이 증가됨을 동반한다. 따라서,

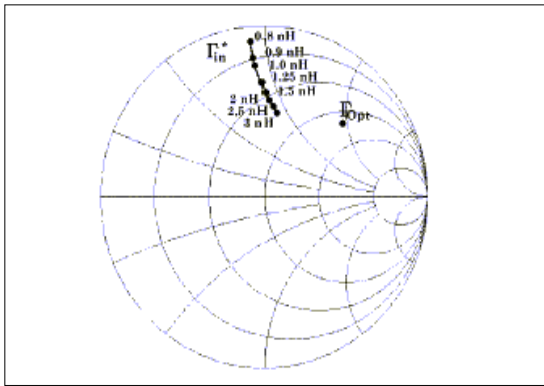
일반적으로는 VSWR/잡음지수의 개선과 이득 감소 사이의 절충을 하여야 하며 하나의 장점을 택하는 것이 좋다.

2. 1단 FET 기본 증폭기 설계

일반적으로 1단 FET LNA는 저잡음 FET 능동소자에 의해 (그림 8)과 같이 세 가지의 기본 구성 방법이 사용된다[1, 33, 34]. (그림 8)의 (1)은 source 접지형의 전형적인 증폭회로이며, (2)는 drain에 저항을 부가하여 안정화를 기한 회로이다. 또, (3)은 source에 인덕터를 부가하여 직렬 궤환을 걸어줌으로써 안정도와 저잡음을 실현하는 회로이다. 이들 기본 회로는 각각 구성에 따라 요구되는 전기적 특성의 개선을 기대할 수 있다. 설계에서 NEC의 MESFET NE34018 LNA를 사용하였을 때, 각 방법의 일반적인 Design 특성은 <표 2>와 같다[12, 13].

<표 2> LNA 설계 방법의 요약

LNA Type (NE34018 FET @1.96GHz, 2V/20mA)	Gain [dB]	NF [dB]	VSWR		Stability Factor K
			Input	Output	
Source Grounded, No stabilization	19.0	1.10	6.16	1:1	0.754
Source Grounded, Stabilized by a 39Ω series drain resistor	15.6	0.95	3.13	1:1	1.004
Stabilized by a 0.9uH source inductance, No resistor	14.6	0.95	1.43	1:1	1.006



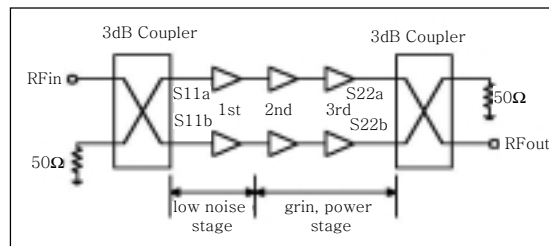
(그림 9) 소스 lead inductance에 대한 소스 match

<표 2>는 source 인덕터에 의한 부궤환의 영향으로 이득이 다소 감소함을 보인다. 그러나, NF와 안정도 K가 개선되었고 특히, VSWR이 현저히 개선됨을 보여 입출력의 정합이 잘 이루어지고 있음을 보인다. 이와 같은 특성 개선은 LNA의 요구 조건에 잘 부합되므로 초단 LNA 설계에서 부궤환이 매우 중요한 역할을 하고 있음을 알 수 있다. (그림 9)는 source 인덕터를 0.8nH로부터 3nH까지 변화시켰을 때의 source match 관계를 스미스 차트에서 보인 것이다. (그림 9)에서 Γ_{in}^* 이 0.905/95.28°에서 0.4964/81.97°로 이동하고 있다. 이것은 Γ_{in}^* 과 Γ_{opt}^* 사이의 거리를 0.736에서 0.402로 거의 50% 감소시키는 결과를 보인다. 또한, source 인덕턴스의 증가에 따라 안정도 K와 입력 VSWR은 각각 개선 효과를 얻는다. 특히, 인덕터를 0에서 3nH로 증가시키기에 따라 입력 VSWR은 5.65에서 1.43으로 급격히 감소되어 최소 NF 설계를 만족시키고 있다.

3. 다단 증폭기 설계

다단 증폭기의 1단은 저잡음 증폭기로 잡음특성을 좋게 하기 위해 입력측 정합을 희생하므로 S_{11} 이 좋지 않게 된다. 또한 기지국에서 사용하는 저잡음 증폭기는 가용 전력 범위가 넓어야 하며, 능동소자를 포함한 회로의 일부가 동작하지 않을 경우, 성능은 떨어지더라도 동작을 하는 것이 바람직하다. 이러한 점을 고려하여 2단 이상의 평형 증폭기(Bal-

anced Amplifier) 구조를 사용한다. 평형 증폭기는 입출력에 각각 90°3dB 방향성 결합기(Direction Coupler)와 3단 증폭기 2개로 구성되며, 전체 이득과 잡음지수는 비슷한 반면 좋은 입출력 반사특성(S_{11} , S_{22})을 구조적인 특성으로 인해 용이하게 얻을 수 있다. 또한 평형 구조(balanced path)를 사용하면 평균적으로 1dB 이득 압축점(1dB gain compression point)이 3dB 정도 상승하고, 3rd order intercept point는 9dB의 개선이 생기는 장점이 있다. 이것은 평형 구조의 두 증폭기가 입력 전력의 반을 나누어 증폭하기 때문이다. 증폭기의 안정성 면에서 평형 증폭기는 어느 한 path에 문제가 생기더라도 이득이 6dB 정도 저하된 채 계속 동작하는 이점이 있다. 3단 평형 증폭기의 구조를 (그림 10)에 보였다.



(그림 10) 3단 평형 LNA block diagram

IV. 실험 및 고찰

실험은 초고주파 전용 CAD 프로그램인 Ansoft사의 Serenade 7.5 Linear Design Suite을 사용하였다. 각각의 시뮬레이션의 결과를 최적화시키고 최적화된 이론적 근거에 의하여 각 모듈을 직접 설계하고 실험과정에서 튜닝으로 각 모듈의 최적화를 구현하였다. LNA의 설계에 있어서 능동소자의 산란계수 S_{21} 은 곧 이득이 되므로 dB값으로 나타내었을 때 이득곡선 또한 smooth한 형태로 기생발진이 없고 원하는 주파수에서 설계한 이득값이 나와야 하며 S_{12} 의 dB값은 거의 제로가 나와야 한다. 마이크로파 증폭기의 잡음관계와 함께 증폭기의 이득을 측정하기 위해서는 별도의 장비인 Noise Figure meter를 사용하여 측정한다[6].

1. 1단 FET LNA 실험

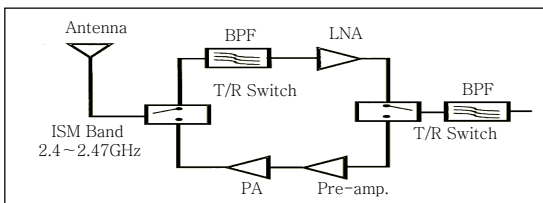
FET LNA의 파라미터 도출을 위해 (그림 8)의 기본 회로에 대해 시뮬레이션을 행하였다. 설계에서 고찰한 바와 같이 (그림 8)의 (3)의 직렬 인덕터 부재환 방법이 최적 LNA 특성을 얻었으며, Optimize에 의해 회로를 set 하였다. 실험에 사용된 FET는 NE34018이며 Bias 점을 $V_{DS}=2V$, $I_{DS}=20mA$ 로 했을 때의 시뮬레이션 결과를 <표 3>에 보였다. <표 3>에서 보는 바와 같이 1단 LNA에 의해 1.9GHz대에서 NF가 0.75~0.77dB, IP_3 가 +13.25dB, Return Loss는 입력이 -18dB, 출력이 -10dB로 양호한 LNA 특성을 구현할 수 있다. 그러나, 케환에 의해 이득이 약 15dB 정도로 비교적 낮아 실용 LNA에서는 2단 증폭이 요구된다.

<표 3> $V_{DS}=2V$, $I_{DS}=20mA$ 일 때 NE34018 FET LNA의 측정된 성능

Frequency ($V_{DS}=2V$, $I_{DS}=20mA$) (NE34018 FET LNA)	Gain [dB]	NF [dB]	Return Loss(dB)		IIP_3 (dBm)	OIP_3 (dBm)
			Input	Output		
1.930MHz	14.94	0.77	-18	-10	+13.25	+28.19
1.960MHz	14.94	0.75	-17.9	-10	+13.25	+28.19
1.990MHz	14.47	0.77	-17.8	-10	+13.25	+27.72

2. 2단 BJT LNA 실험

실용적인 LNA를 구현하기 위해 ISM-band 2.4 GHz Transceiver의 LNA를 설계하고 특성 파라미터를 측정하였다. (그림 11)은 RX/TX Front의 LNA/PA의 역할을 block diagram으로 보인 것이며, 2단으로 구성된 LNA의 목표 사양은 <표 4>와 같이 설정하였다.



(그림 11) LNA/PA의 역할

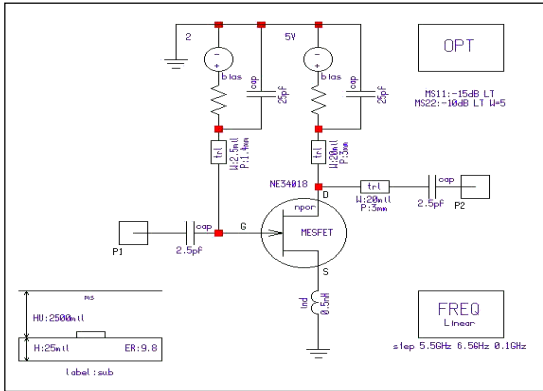
<표 4> 2단 LNA의 성능

Descriptions	Spec.	Unit
Frequency Range	2.4~2.47	GHz
Gain	21.7	dB
Return Loss	Input	>15
	Output	>15
Noise Figure	2.5	dB
3 rd Order Intercept Point	23.6	dBm
Vcc	5	V

설계한 2단 LNA는 HP의 AT-41486 BJT를 사용하였다. 첫 단의 저잡음 증폭단은 저잡음지수(low noise figure) 특성을 나타내게끔 설계이론에 의한 임피던스 정합을 시도하였으며 두번째 단 증폭기는 가능한 큰 이득을 얻기 위하여 20dB 이득을 튜닝에 의하여 유지할 수 있도록 설계하였다. Optimize 결과로부터 회로를 set 하고 Bias 점을 선정하였다. 실험에서 첫번째 단의 Bias 점은 $V_{CE}=5V$, $I_C=5mA$ 이고, 두번째 단은 $V_{CE}=5V$, $I_C=15mA$ 이다. (그림 12)에 시뮬레이션으로부터 설계한 2단 BJT 실용 LNA의 회로와 Layout을 보였다. 실험결과 입력 및 출력 Return Loss는 2.4GHz부터 2.47GHz 영역에서 15dB 이하이고 이득은 약 21.7dB, NF는 약 2.5dB 이하로 각각 측정되었다. 또한, Two-Tone 실험에서는 OIP_3 가 약 23.6dB이다. (그림 13)에 Two-Tone Test를 포함한 2.4GHz 2단 BJT LNA의 종합적인 성능 특성을 보였다.

3. 2단 FET LNA 실험

주파수 범위를 5.8GHz대로 확장하면 기존의 Lu-mp 회로 소자 구성에 한계가 있으므로 Micro Strip 등 Distribute 회로 소자를 사용해야 하며, 발열 및 고주파 특성을 고려하여 Substrate 기판은 유전체 기판을 사용한다. 따라서 앞의 실험에서 사용한 MESFET의 기본 회로에 Micro Strip 소자를 적용하여 5.8GHz대 2단 FET LNA를 실험한다. 기본 특성을 시뮬레이션 하기 위한 실험 회로는 (그림 14)와 같이 NE34018 MESFET를 사용하였으며, FET 및 Substrate 설계 파라미터는 각각 <표 5> 및 <표 6>과



(그림 14) 5.8GHz MESFET LNA 회로와 시뮬레이션 파라미터

<표 5> FET 설계 파라미터

Pa-rameter	Value	Pa-rameter	Value	Pa-rameter	Value
cgs	0.4pf	gds	0.002	ri	5.0
cdg	0.001pf	ls	0.05mH	rn	0.5
cds	0.05pf	mgo	0.6	rs	1.0
fmin	2	pgo	80.0	t	2.0pS
fn	8GHz	rd	1.0	tj	25CEL
g	30.0mS	rg	1.0		

같이 설정하였다.

시뮬레이션에서는 Micro Strip의 회로 정수 및 source 인덕터의 최적 파라미터를 도출하기 위하여 10% 단위의 튜닝을 수행하여 Set 시켰다.

실용 LNA를 위해서는 BJT의 경우와 마찬가지로 2단으로 LNA를 구성하고 각 단의 최적 잡음지수

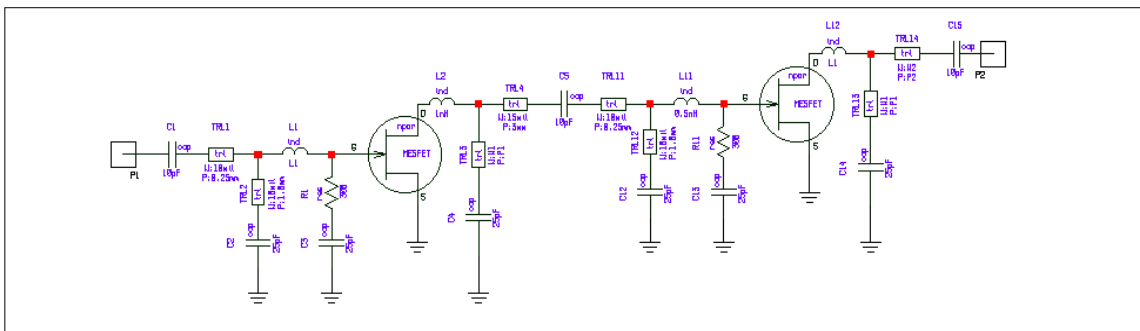
<표 6> 기판 설계 파라미터

Pa-rameter	Value	Pa-rameter	Value	Pa-rameter	Value
H	25mil	HU	2500mil	Met1	Ni 10um
ER	9.8	TAND	0.0001	Met2	Cu 50um

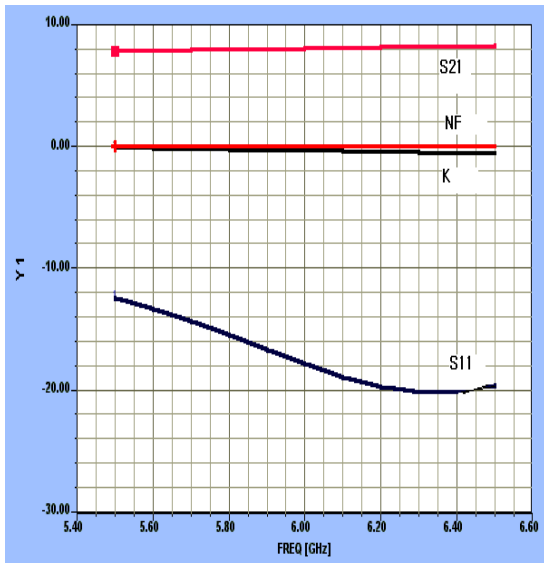
및 증폭도를 결정하여 특성 시뮬레이션을 행하였다. (그림 15)는 설계된 실용적인 5.8GHz LNA의 회로도이다. 두번째 단은 첫번째 단과 동일한 회로로 구성되나 소자 파라미터 값은 최적 이득을 얻기 위한 값으로 Set 한다.

(그림 16)의 회로에서 5.5GHz~5.9GHz에 대한 Tune 및 Optimize를 행한 후 Fix된 파라미터 값에 대한 시뮬레이션을 행하였다. (그림 16)은 S_{11} , S_{22} , K 및 NF에 대한 LNA의 Performance이며, (그림 17)은 S_{11} 및 S_{22} 를 스미스 차트상에 나타낸 결과이다. (그림 16)에서 S_{11} , K 및 NF는 Flat한 특성을 보이나 S_{21} 은 주파수의 증가에 따라 감소하는 특성을 보여 수 GHz대 이상의 LNA에서는 이득의 증대 방안을 모색하거나 3단 LNA 구성을 하는 것이 필요할 것으로 판단된다. 한편, (그림 17)에서는 S_{11} 은 비교적 안정하나 S_{22} 가 부(-)의 방향으로 이동하여 출력측 정합이 충분하지 않음을 보이고 있다. 이러한 현상은 FET의 S 파라미터 설정이나 유전체 기판의 파라미터에 문제가 있다고 판단되므로 보다 높은 f_r 를 갖는 FET 소자와 높은 유전율을 갖는 기판을 선정하면 해결될 수 있을 것으로 판단된다.

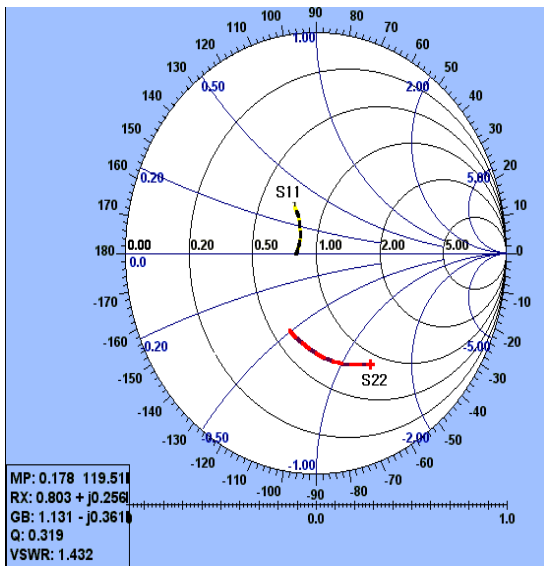
최근 기지국에 사용되는 LNA는 이러한 특성을



(그림 15) 실제적인 5.8GHz 2단 MESFET LNA 회로



(그림 16) S_{11} , S_{12} 와 NF 성능



(그림 17) S_{11} 과 S_{22} 의 성능

고려하여 특별히 설계되는 예가 있다. 이러한 경우는 다단 구성에 의해 가격이 높고 부피가 큰 단점이 있어 DSRC와 같은 소형 이동국에 적용되기 어려운 단점이 있다. <표 7>에 PCS, IMT-2000 및 WLL에 사용되는 LNA의 측정 결과를 보였으며, (그림 18)에는 패키징 된 외관을 보였다.

<표 7> PCS 기지국용 저잡음 증폭기의 실험 결과

항목	PCS	IMT-2000	WLL	기타
주파수 범위	1,715~1,785MHz	1,920~1,980MHz	2,300~2,330MHz	기지국 수신대역
이득	37.3dB	37.5dB	39.0dB	
이득 평탄도	± 0.15 dB	± 0.25 dB	± 0.25 dB	max.
잡음지수	0.85dB	0.80dB	0.90dB	max.
3 rd order IP (IP ₃)	41.9dB	41.0	39.0	min.(출력 전력 기준)
입력 VSWR	1.2:1	1.2:1	1.2:1	max.
출력 VSWR	1.2:1	1.2:1	1.2:1	



(그림 18) PCS용 LNA의 외관

V. 결론

본 연구에서는 수 GHz대 LNA의 잡음지수를 최소화하고 회로의 안정도를 개선하는 소자 파라미터를 추출하기 위해 1단 증폭기 및 2단 증폭기에 대해 Performance 시뮬레이션을 행하였다. 실험에서는 1단 LNA의 경우 BJT나 FET 모두 이론적인 설계 값과 거의 일치하며 직렬 인덕턴스의 증가에 의한 케환 작용이 NF와 안정도 K를 크게 개선함을 보였다. 시뮬레이션 결과, 인덕터 또는 저항에 의한 직렬 케환 방식이 비케환에 비해 약 3~4dB 정도 이득이 감소되었으나, 입력 VSWR이 크게 개선되고 0.95 dB의 NF, 1.005의 안정도 K를 얻을 수 있어 LNA에서 요구되는 특성과 잘 일치하고 있다. 여기에서 특히 케환 소자에 인덕터를 사용하는 경우에는 저항 케환에 비해 이득이 1dB 정도 감소하지만 입력 VSWR이 1.43으로 대폭 개선되고 안정도 K도 약간 증가하는 성능 개선 효과를 보였다[2]. 그러나, 인덕턴스의 증가는 결과적으로 부케환을 걸어주게 되

어 LNA의 이득을 감소시키므로 실용상은 2단 LNA 구성을 필요로 한다. 2단 LNA는 1단의 회로와 동일하게 사용할 수 있으나, 첫째 단에서 저감된 이득을 충분히 보상하고 시스템에서 요구되는 소정의 이득 레벨을 유지하고 출력 임피던스에 정합될 수 있도록 소자 파라미터를 조정한다. 시뮬레이션 결과 2단 LNA의 결과는 만족스럽지 못하였으나, FET 및 기판 재료에 기인하는 것으로 판단되어 최적 정수 도출을 위한 연구가 계속되어야 할 것으로 기대된다.

참고 문헌

- [1] Dale D. Henkes, "LNA Design Uses Series Feedback to Achieve Simultaneous Low Input VSWR and Low Noise," *Applied Microwave & Wireless*, Oct. 1998, pp. 26 – 32.
- [2] Sean R. Mercer, "Exact Simulation of LNAs Reduces Design Cycle Time," *Applied Microwave & Wireless*, Jan. 1999, pp. 74 – 82.
- [3] Sen-You Liu and Huey-Ru Chuang, "A 2.4GHz Tranceiver RF Front-end for ISM-band Digital Wireless Communications," *Applied Microwave & Wireless*, June 1998, pp. 32 – 48.
- [4] G. Capponi, B. DiMaio and P. Livreri, "A New Criterion for Performance Comparison of Low-Noise Active Devices," Microwave and Optronics Conference, Stuttgart, Germany, Apr. 1990, pp. 24 – 26.
- [5] K. Feher, "Wireless Digital Communications: Modulation & Spread Spectrum Applications," Prentice Hall, Upper Saddle River, NJ, 1995.
- [6] Laurence G. Cowles, "Transistor Circuit Design," Prentice-Hall, Upper Saddle River, NJ, 1972.
- [7] Robert Soares, "GaAs MESFET Circuit Design," Chapter 3, 3.3.2.3, Fig. 3.12, Artech House, 1988.
- [8] G. Capponi, B. DiMaio and P. Livreri, "CAD-Oriented Procedure for Low-Noise HEMT Amplifier," *Microwave Engineering Europe*, Mar./Apr. 1993.
- [9] Inder Bahl and Prakash Bhartia, "Microwave Solid State Circuit Design," John Wiley & Sons, Chapter 7, section 7.5.4, Fig 7.22, 1988.
- [10] Kamilo Feher, "Wireless Digital Cellular Communications," Prentice-Hall, Upper Saddle River, NJ, 1995.
- [11] S. Satyanarayana, "Design of a Low-Noise Amplifier Using HEMTs," *RF Design*, Mar. 1994, pp. 98 – 104.
- [12] U.L. Rohde and T.T.N. Bucher, "Communications Receivers: Principles and Design," McGraw-Hill, New York, NY, 1988.
- [13] D.M. Pozar, "Microwave Engineering," Addison-Wesley, 1990.
- [14] G. Capponi, B. DiMaio and P. Livreri, G. Martines, "New Merit Figures of Low-Noise HEMT Amplifiers," European Microwave Conference, Stuttgart, Germany, Sep. 1991.
- [15] Peter J. Fish, "Electronic Noise and Low Noise Design," McGraw-Hill, New York, NY, Chapter 4, section 4.2.6, 1994.
- [16] Sean R. Mercer, "An Introduction to Low-Noise Amplifier Design," *RF Design*, July 1998, pp. 44 – 56.
- [17] Yanpeng Guo, "Basics of Digital Cellular Communications," Application Note, Philips Semiconductors, Sunnyvale, CA, 1994.
- [18] A. Caddemi, G. Martines and M. Sannino, "Automatic Characterization and Modeling of Microwave Low-Noise HEMTs," *IEEE Transactions on Instrumentation and Measurement*, Vol. 41, Dec. 1992.
- [19] J. Engberg and T. Larson, "Noise Theory of Linear and Nonlinear Circuits," John Wiley & Sons, Chapter 6, example 6.2, 1995.
- [20] John D. Kraus, "Electromagnetics," 3rd ed., McGraw-Hill, New York, NY, 1984.
- [21] R.W. Rhea, "HF Filter Design and Computer Simulation," Noble Publishing, 1994, p. 60 and p. 80.
- [22] A. Caddemi, G. Martines and M. Sannino, "HEMTs for Low-Noise Microwaves: CAD-Oriented Modeling," *IEEE Transactions on Microwave Theory and Techniques*, Vol. 40, July 1992.
- [23] HP, "Using the ATF-10236 in Low Noise Amplifier Applications in the UHF through 1.7GHz Frequency Range," Hewlett Packard Application Note 1076, p. 2, "Design Technique."
- [24] P. Vizmuller, *RF Design Guide: Systems, Circuits and Equations*, Artech House, 1995.
- [25] Philips. "Philips Discrete Semiconductor Data Book for RF Wideband Transistors," *Publication SC14*, Philips Semiconductors, Sunnyvale, CA, 1996.
- [26] Michael T. Murphy, "Applying the Series Feedback Technique to LNA Design," *Microwave Journal*, Nov. 1989.

- [27] Ulrich Rohde, Jerry Whitaker and Bucher, “*Communications Receivers*,” 2nd ed., McGraw-Hill, New York, NY, 1997.
- [28] “EX Match Student Edition Software,” Version 1.0(EE Design Works), available through Besser Associates, Los Gatos, CA, 1992.
- [29] Tri T. Ha, “*Solid-State Microwave Amplifier Design*,” John Wiley & Sons.
- [30] J.L.B. Walker, “*High-Power GaAs FET Amplifiers*,” Artech House, 1993.
- [31] M.M. Radmanesh and N.A. Barakat, “State of the Art S-band Resistive FET Mixer Design,” *MTT-S International Microwave Symposium Digest*, IEEE, 1994, pp. 1,435 – 1,438.
- [32] S. Ariyavisitakul and T.P. Liu, “Characterizing the Effects of Nonlinear Amplifiers on Linear Modulation for Digital Portable Radio Communication,” *IEEE Transactions on Vehicular Technology*, Vol. 39, No. 4, Nov. 1990, pp. 383 – 389.
- [33] Yannis E. Papananos, “*Radio-Frequency Microelectronic Circuits for Telecommunication Applications*,” Kluwer Academic Publishers, 1999, pp. 105 – 129.
- [34] Thomas R. Turlington, “*Behavioral Modeling of Nonlinear RF and Microwave Devices*,” Artech House, 2000, pp. 207 – 242.
- [35] Q.J. Zhang and K.C. Gupta, “Neural Networks for RF and Microwave Design,” Artech House, 2000, pp. 272 – 281.